

Лекція 15

Логічні елементи їх типи та характеристики. Діодна логіка.

Мета лекції: вивчення різних типів та характеристик логічних елементів.

План лекції:

- 15.1 Характеристики логічних елементів
- 15.2 Класифікація логічних елементів
- 15.3 Діодні логічні елементи
- 15.4 Контрольно-навчальний тест до лекції 15.

15.1 Логічні елементи (ЛЕ) їх типи та характеристики.

Всі характеристики логічних елементів поділяються на:

- статичні
- динамічні
- функціональні
- загальні

Статичні характеристики логічних елементів розглянемо на прикладі інвертора рис.15.1



Рисунок 15.1 – Логічний елемент типу „інвертор”.

При застосуванні позитивної логіки рівень логічної «1» характеризується високою напругою, наприклад $U^1 = (4,5...5,5)V$, а рівень логічного «0» характеризується низькою напругою, наприклад $U^0 = (0,1...0,5)V$ (рис. 15.2)

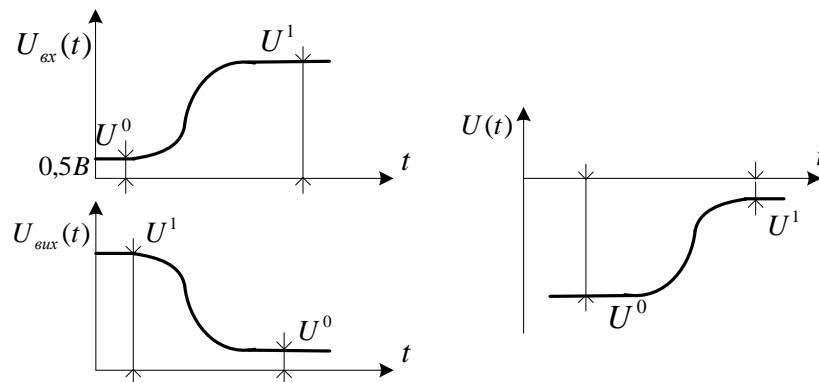


Рисунок 15.2 - Логічний елемент в статичному режимі (позитивна логіка).

Якщо живлення ЛЕ негативне, то рівень логічної «1» повинен бути більшим від рівня напруги логічного «0» (рис. 15.2)

При застосуванні негативної логіки все навпаки (рис. 15.3)

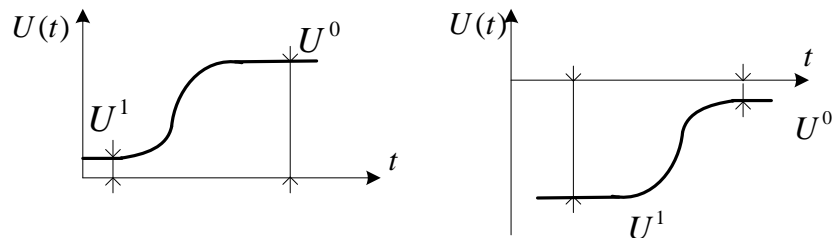


Рисунок 15.3 - Логічний елемент в статичному режимі (негативна логіка).

Так само для цих логік вводиться поняття струму логічної «1» і логічного «0», тобто $I_{\text{вх}}^0$, $I_{\text{вх}}^1$, $I_{\text{вих}}^0$, $I_{\text{вих}}^1$.

Потужність споживання логічних елементів і багатьох мікросхем характеризується середньою потужністю споживання при станах коли ЛЕ знаходиться в «одичному» стані і «нульовому» стані.

$$P_{\text{cp}} = \frac{P_{(1)} + P_{(0)}}{2}$$

Динамічні характеристики ЛЕ характеризують часом затримки вихідного сигналу відносно вхідного (рис.15.4):

$t_{\text{зт}}^{10}$ - час затримки при переході елемента із одичного стану в нульовий;

$t_{\text{зт}}^{01}$ - час затримки при переході елемента із нульового стану в одичний;

$t_{\text{зтср}}$ - середнім часом, як $(t_{\text{зт}}^{10} + t_{\text{зт}}^{01})/2$;

f_{max} - максимальною частотою перемикання логічного елемента без збоїв.

На практиці використовують, як правило, не всі названі параметри.

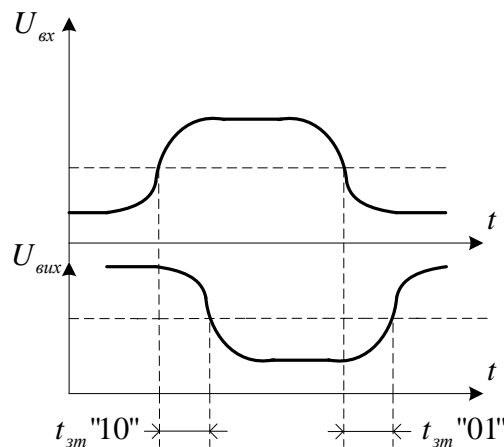


Рисунок 15.4 - Логічний елемент в динамічному режимі.

Функціональні характеристики логічних елементів характеризуються такими параметрами

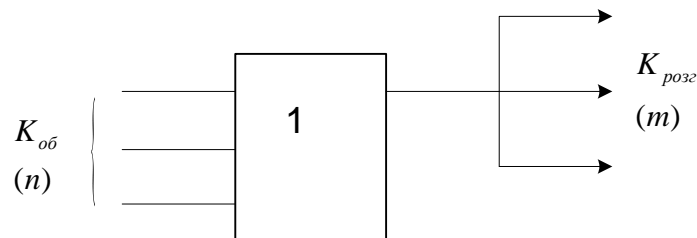


Рисунок 15.5 - Функціональна характеристика логічного елемента.

n – коефіцієнт об'єднання по входу, це кількість однотипних ходів логічного елемента;

m – коефіцієнт розгалуження, який показує кількість логічних елементів тієїж самої серії яку можна під'єднати до виходу даного логічного елемента

Завдостійкість характеризується максимальною амплітудою завади, яка не викликає помилкового спрацювання схеми ($U_{\text{зпmax}}$).

Загальні характеристики логічних елементів характеризують умови їх експлуатації: температурний діапазон, тиск, прискорення, а також габарити, вагу, коштовність і т.п.

15.2 Класифікація логічних елементів

За видом вхідного сигналу:

- потенціальні елементи
- імпульсні логічні елементи
- імпульсно потенціальні.

За елементною базою:

- діодна логіка
- діодно-транзисторна логіка
- резисторно-транзисторна логіка
- транзисторно- транзисторна логіка на діодах Шотки
- транзисторна логіка
- транзисторно- транзисторна логіка
- логічні елементи на польових транзисторах
- оптоелектронні логічні елементи

За видом зв'язку між елементами:

- безпосередній зв'язок
- резистивний зв'язок
- діодний зв'язок
- ємнісний зв'язок

За способом з'єднання транзисторів:

- колекторним зв'язком
- емітерним зв'язком

За видом функції перетворення:

- одноступеневі логічні елементи
- дво або більше ступеневі логічні елементи

За видом фізичних ефектів що застосовуються в фізичних елементах:

- електронні
- оптоелектронні
- магнітокеровані
- пневмоавтоматичні та інші

Іноді в логічних елементах ще використовуються вибухові речовини

15.3 Діодні логічні елементи

Діодні логічні елементи є історично першими і найпростішими схемами, які реалізують булеві функції АБО, І, І- АБО, АБО -І. Діодні елементи не посилюють вхідних сигналів і не можуть виконувати операцію НІ.

При розгляді роботи логічних елементів припускають (якщо не оговорено окремо) позитивне кодування: високий рівень напруги U^1 відображає лог. 1, а низький рівень U^0 - лог.0 .

Елемент АБО

Логіка роботи логічного елемента АБО на два входи X_1 і X_2 подана в табл. 15.1, на основі якої одержують вираз для вихідної булевої функції елемента $F = X_1 + X_2$.

Використовуючи принцип суперпозиції, функцію F можна записати для довільного числа вхідних змінних

$$F = X_1 + X_2 + \dots + X_n$$

Схема двовходового елемента АБО, його умовне графічне зображення і часові діаграми роботи показані на рис. 15.6.

X_1	X_2	F
0	0	0
0	1	1
1	0	1
1	1	1

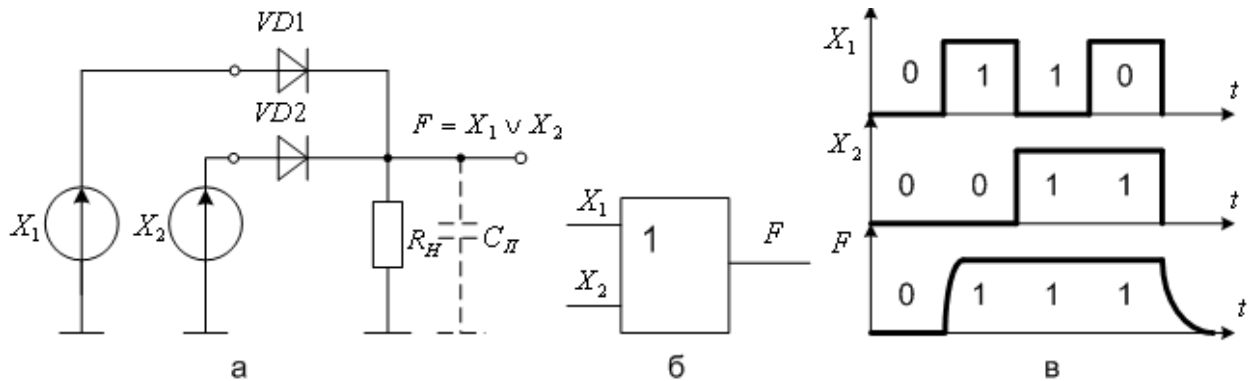


Рисунок 15.6 - Діодний елемент АБО:

а – схема; б – умовне графічне зображення; в – часові діаграми роботи

Високий рівень напруги U_H^1 на виході діодного елемента АБО встановлюється при подачі на один або обидва входи високих рівнів напруги U^1 при яких відкриваються відповідні кремнієві діоди $VD1$ чи $VD2$, або обидва разом. В резистор навантаження R_H втікає вихідний струм I_H^1 , визначений за формулою

$$I_H^1 = U_H^1 / R_H$$

Значення вихідного високого рівня U_H^1 залежить від вхідних напруг:

$$U_H^1 = U^1 - U^*,$$

де $U^* = 0,8B$ - пряме падіння напруги на кремнієвому діоді.

Для $U^1 = 5B$, $R_H = 1k\Omega$ одержимо:

$$U_H^1 = U^1 - U^* = 5 - 0,8 = 4,2B;$$

$$I_H^1 = U_H^1 / R_H = 4,2 / 103 = 4,2mA.$$

Під час подачі одночасно на обидва входи низьких рівнів напруги $U^0 \leq 0,4B$, діоди закриті, струм у колі навантаження не протікає і вихідна напруга U_H^0 майже дорівнює нулю.

На виході елемента звичайно є паразитна ємність $C_n = 25 \dots 100$ пФ, внаслідок чого тривалість фронту t_ϕ дуже мала (ємність швидко заряджається від джерела вхідних сигналів через малий прямий опір відкритого діода), а тривалість спаду t_c велика (діоди закриті і ємність розряджається через резистор R_H). Тому для діодних схем АБО виконується нерівність $t_\phi \ll t_c$ (рис.15., в).

Елемент І

Логіка роботи логічного елемента І на два входи X_1 і X_2 подана в табл. 15.2, на основі якої одержують вираз для вихідної булевої функції елемента $F = X_1 X_2$.

Таблиця 15.2

X_1	X_2	F
0	0	0
0	1	0
1	0	0
1	1	1

Використовуючи принцип суперпозиції, функцію F можна записати для довільного числа вхідних змінних:

$$F = X_1 X_2 \dots X_n$$

Схема двовходового елемента І, його умовне графічне зображення і часові діаграми роботи, показані на рис. 15.7.

Високий рівень напруги U_H^1 на виході діодного елемента I встановлюється тільки при одночасній подачі на обидва входи високих рівнів напруги U^1 , при яких закриваються кремнієві діоди $VD1$ і $VD2$. При цьому від джерела живлення $U_{ж}$ через резистори R і R_H протікає струм навантаження

$$I_H^1 = U_{ж} / (R + R_H),$$

що визначає значення високого рівня вихідної напруги

$$U_H^1 = I_H^1 R_H = U_{ж} R_H / (R + R_H).$$

Як правило, використовують значення $R = 1..2 \text{кОм}$ і $R_H > R$. Тривалість фронту вихідного сигналу $t_{\text{н}}$ визначається часом заряду паразитної ємності $C_{\text{п}}$ через великий опір резистора R . Якщо на один із входів, наприклад X_1 поданий низький рівень напруги U^0 , то діод $VD1$ відкривається. При цьому від джерела живлення $U_{ж}$ у колі резистор R , відкритий діод $VD1$ і джерело вхідного сигналу X_1 через резистор протікає струм, значення якого визначають із виразу

$$I_H^0 = [U_{ж} - (U^* + U^0)] / R,$$

і на виході встановлюється низький рівень напруги

$$U_H^0 = U_{ж} - I_H^0 R = U^0 + U^*,$$

де $U^* = 0,8B$ - пряме падіння напруги на відкритому діоді $VD1$. Джерела вхідних сигналів будують так, щоб вони пропускали струм I^0 який в них втікає.

Тривалість спаду вихідного сигналу визначається часом розряду паразитної ємності $C_{\text{п}}$ через малий прямий опір відкритого діода. Тому в діодних схемах I тривалість фронту вихідного сигналу значно більша за тривалість спаду: $t_{\text{н}} \gg t_c$.

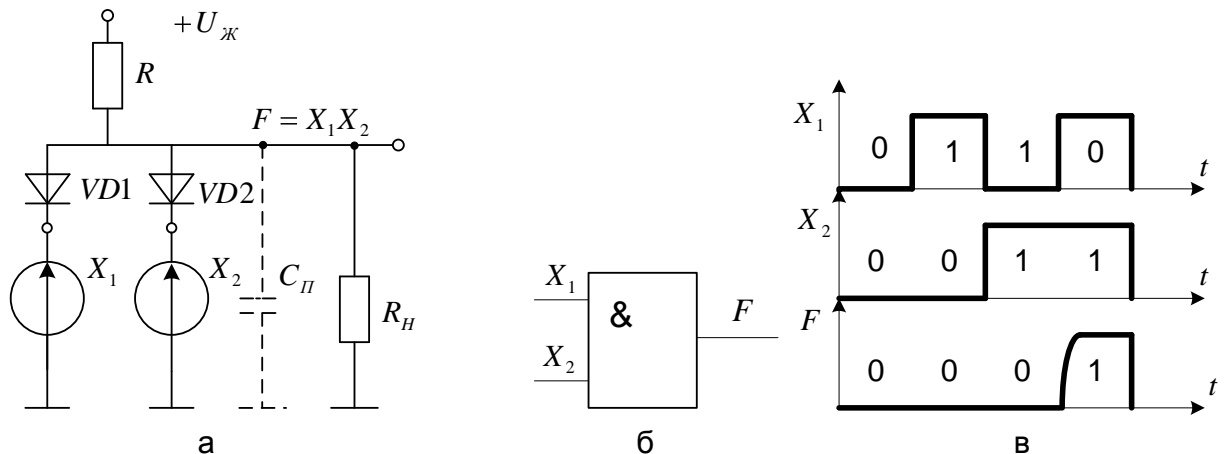


Рисунок 15.7 - Діодний елемент I:

а - схема; б - умовне графічне зображення; в - часові діаграми роботи.

15.4 Контрольно-навчальний тест до лекції 15

Питання 15.1

Як характеризують загальні характеристики логічних елементів?

Питання 15.2

Чим характеризується завадостійкість?

Питання 15.3

Чим характеризується швидкодія логічних елементів?

Питання 15.4

Що є недоліком діодної логіки?

Питання 15.5

Чому буде дорівнювати вихідна напруга, якщо на обидва входи подати високий рівень напруги (рис.15.6)?

Питання 15.6

Від чого залежить тривалість фронту вихідного сигналу (рис. 15.6)?

Питання 15.7

Від чого залежить швидкодія логічного елемента зображеного на рис.15.6?

Питання 15.8

Для елемента I (рис. 15.7) чим визначається спад вихідного сигналу?

Вибір правильної відповіді:

- 1- вид зв'язку між елементами;
- 2- кліматичні умови;
- 3- способ з'єднання логічних елементів.

Вибір правильної відповіді:

- 1- типом логічного елемента;
- 2- амплітудою завади, що дає збій логічному елементу;
- 3- часом затримки.

Вибір правильної відповіді:

- 1- перепадом вихідної напруги;
- 2- коефіцієнтом передачі;
- 3- середнім часом затримки.

Вибір правильної відповіді:

- 1- невелика навантажувальна здатність;
- 2- відсутність живлення;
- 3- пасивна схема.

Вибір правильної відповіді:

- 1- $\approx 2 \cdot U^1$;
- 2- $\leq U^1$
- 3- ≈ 0 .

Вибір правильної відповіді:

- 1- часу заряду паразитної ємності ;
- 2- рівня вхідної напруги;
- 3- величину опору резистора.

Вибір правильної відповіді:

- 1- від рівня вхідної напруги лог.1;
- 2- від кількості діодів і R_H ;
- 3- від різниці $U^1 - U^0$ вхідного сигналу .

Вибір правильної відповіді:

- 1- часом розряду C_H через опір відкритого діоду;
- 2- часом розряду C_H через опір R_H .

Питання 15.9

Чому дорівнює напруга $U_{\text{лог.0}}$ в схемі рис. 15.7 ?

Питання 15.10

Як збільшити коефіцієнт об'єднання по входу схеми рис. 15.7 ?

Вибір правильної відповіді:

- 1- струмом через R_H від $U_{\text{ж}}$;
- 2- рівнем вхідної напруги і прямим падінням напруги на діоді;
- 3- напругою $U_{\text{ж}}$.

Вибір правильної відповіді:

- 1- збільшити $U_{\text{ж}}$ і зменшити R_H ;
- 2- збільшити кількість діодів і відповідно входів;
- 3- включити на вході повторювач напруги.