

Лекція 16

Транзисторно-транзисторна логіка

Мета лекції: вивчити принцип дії та основні характеристики транзисторно-транзисторної логіки.

План лекції:

16.1. Загальна характеристика транзисторно-транзисторних логічних елементів.

16.2. Транзисторно-транзисторний логічний елемент з простим інвертором.

16.3. Транзисторно-транзисторний логічний елемент зі складним інвертором.

16.4 Контрольно-навчальний тест до лекції 16.

16.1. Загальна характеристика транзисторно-транзисторних логічних елементів

Елементи транзисторно-транзисторної логіки (ТТЛ) з'явилися в результаті розвитку схем діодно-транзисторної логіки (ДТЛ) у напрямку скорочення числа компонентів, зменшення ємності переходів і врахування специфіки інтегральної технології. Спочатку головною особливістю елементів ТТЛ було використання на вході багатомітерного транзистора (БЕТ), замість групи входних діодів та діодів зміщення, для реалізації операції І. Кожен емітер БЕТ використовують як логічний вхід. Число емітерів визначає коефіцієнт на вході $N_1=1\dots 8$ і більше.

Промисловість випускає такі серії ТТЛ і ТТЛШ (транзисторно-транзисторної логіки на діодах Шоткі):

- стандартної середньої швидкодії - К133, К155, швидкодіючі - К130, К131, К599 і малопотужні - К134, К158 (1963 р.);
- стандартні швидкодіючі - К530, К531 і малопотужні - К533, К555 (1970 р.);
- надшвидкодіючі - КР1530 (тип АS), високої швидкодії - КР1531 (тип FАSТ) і малопотужні - КF1533 (тип АLС) (1980 р.). У цих серіях застосована ізопланарна технологія на основі іонної імплантації, прецизійної фотолітографії, які забезпечують малі площі і ємності переходів.

У мікросхемах серій К533, К555, КР1531 і КР1533 замість БЕТ на входи знову поставили діодні схеми збігу, проте назва схемотехніки ТТЛШ залишилась.

16.2. Транзисторно-транзисторний логічний елемент з простим інвертором

Схема найпростішого ТТЛ елемента містить БЕТ, колектор якого підключено до бази інвертуючого транзистора VT_2 (рис.16.1, а). Багатомітерний транзистор виконує операцію І, транзистор VT_2 - операцію НЕ. Тому елемент у цілому реалізує функцію $F = \overline{XX}$. У першому наближенні БЕТ з топологією, показаною на рис.16.1, б, розглядають як сукупність із n (за числом емітерів) окремих транзисторів із спільними базою і колектором. Для виключення взаємного впливу емітерні переходи розташовують один від одного на відстані 10...15 мкм, що перевищує дифузійну довжину пробігу носіїв у базовому прошарку.

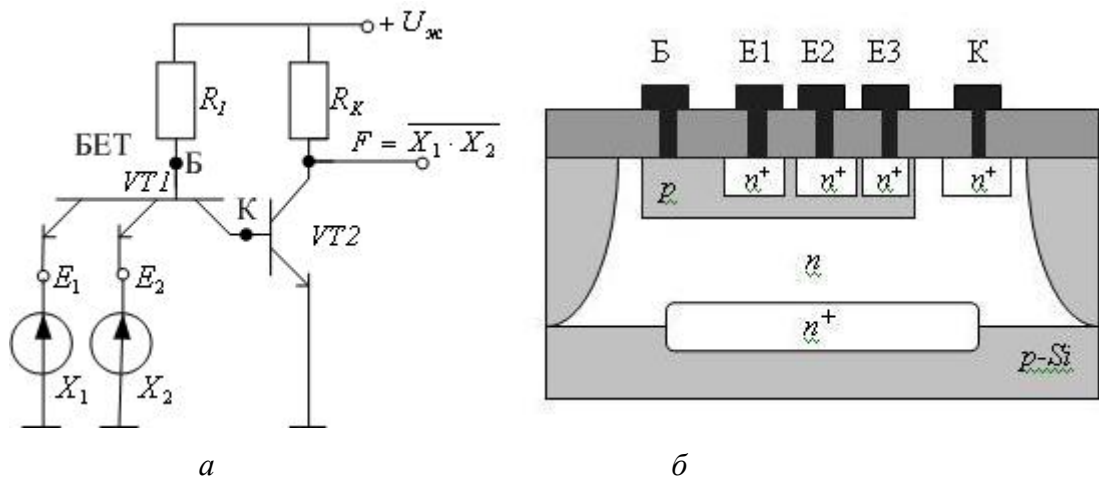


Рис.16.1. Елемент ТТЛ з простим інвертором: *a* – схема; *б* - топологія

У схемі ТТЛ елемента БЕТ працює в двох основних режимах - інверсному і насичення. Процеси, що відбуваються в інверсному режимі, відображають еквівалентною схемою (рис. 16.2, *a*).

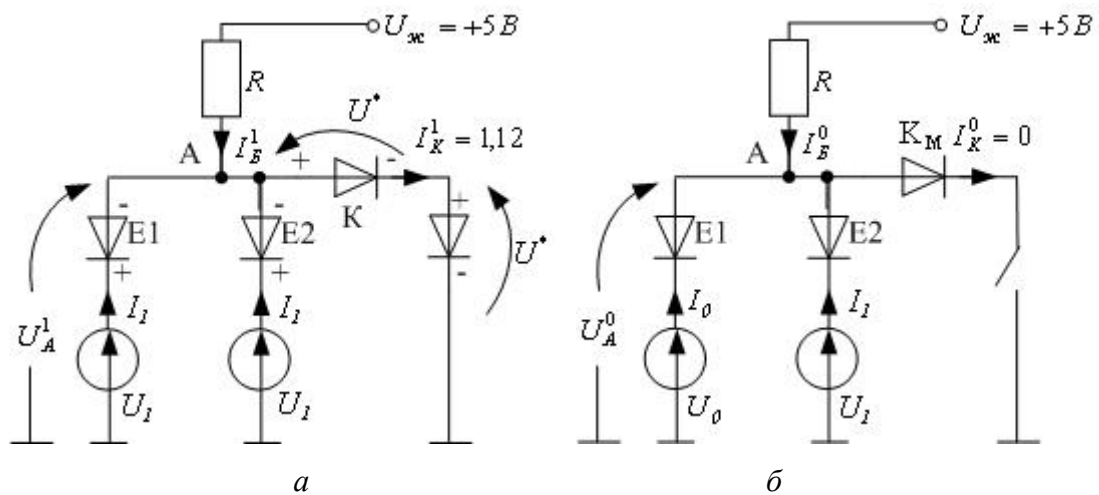


Рис.16.2. Еквівалентні схема елемента ТТЛ: *a* – в інверсному режимі; *б* – в режимі насичення

Інверсний режим виникає після подачі на всі входи високих рівнів напруг U_1 логічних одиниць. У результаті емітери $E1$ і $E2$ закриваються, колекторний перехід знаходиться під прямою напругою $U^* = 0.8$ В і він інжектує електрони у спільну базу.

З метою зменшення зворотних струмів I_1 , які втікають в емітер, технологічними методами спеціально зменшують значення інверсного коефіцієнта передачі струму β від бази емітера до 0,01-0,02. У цьому випадку значення струму I_1 знаходять із співвідношення

$$I_1 = \beta I_B^1,$$

де I_B^1 - струм бази БЕТ.

На основі схеми рис. 16.2,а для струму I_K^1 , що витікає з колектора БЕТ, справедливий вираз

$$I_K^1 = I_B^1 + 2I_1 = I_B^1 + 2\beta I_B^1 = I_B^1(1 + 2\beta).$$

Струм I_B^1 знаходять з рівності

$$I_B^1 = (U_{\text{жс}} - 2U^* / R),$$

де $2U^* = 1,6$ В – сумарне падіння напруги на двох послідовно увімкнених кремнієвих переходах – колектора БЕТ і бази VT2. Для типових значень $U_{\text{жс}} = 5$ В, $R = 3$ кОм, одержимо:

$$I_B^1 = (5 - 1,6) / 3 \cdot 10^3 = 1,12 \text{ мА};$$

$$I_1 = 0,02 \cdot 1,12 \cdot 10^{-3} = 25 \text{ мкА};$$

$$I_K^1 = I_B^1(1 + 2 \cdot 0,02) \approx I_B^1 = 1,12 \text{ мА}.$$

Таким чином, значення колекторного струму I_K^1 достатнє для надійного насичення транзистора VT2, при цьому на виході встановлюється низький рівень напруги $U_{oL} \leq 0,1$ В.

Режим насичення виникає при подачі на один з входів (або на обидва), наприклад X_1 , низького рівня входної напруги U_0 логічного нуля (рис. 16.2, б). При цьому емітер E1 відкривається, оскільки на ньому падіння напруги $U^* = 0,8$ В, й інжектуює електрони в базу БЕТ.

Колекторний перехід БЕТ також знаходиться під прямим зсувом. Проте він не може збирати ("колекціонувати") електрони; це рівнозначно появі струму, який втікає в колектор, чого не допускає база транзистора VT2. Вважають, що у колі колектора БЕТ увімкнено нескінченно великий опір навантаження, тому в області колектора БЕТ накопичується об'ємний заряд електронів, що характерно для режиму насичення. Транзистор VT1 - закритий і на його колекторі встановлюється високий рівень напруги $U_1 \approx U_{\text{жс}}$.

Значення витікаючого (від'ємного) з відкритого емітера E1 струму I_0 знаходять з рівності

$$I_0 = [U_{\text{жс}} - (U_0 + U^*)] / R.$$

Припустивши, що $U_0 = 0,4$ В, одержимо $I_0 = 1,23$ мА.

Таким чином, у розглянутій схемі елемента ТТЛ практично постійний струм бази I_B^1 комутується або в базу транзистора VT2 (інверсний режим), або у відкритий емітер БЕТ (режим насичення).

16.3. Транзисторно-транзисторний логічний елемент зі складним інвертором

У мікросхемах ТТЛ використовують складні інвертори, які підвищують швидкість і навантажувальну здатність елементів. Схема базового (типового) елемента ТТЛ із складним інвертором містить три основних каскади (рис.16.3, а).

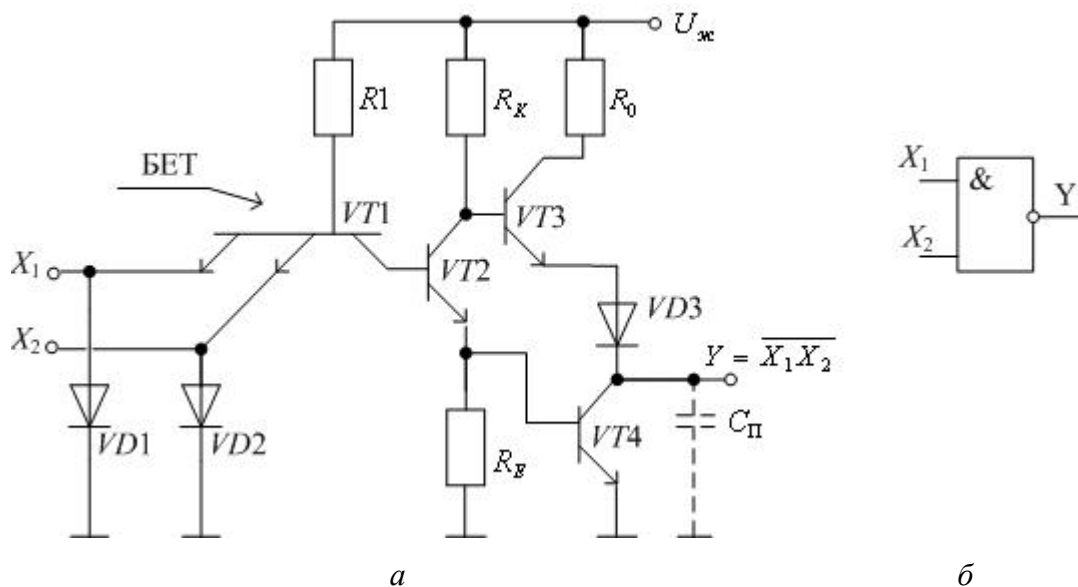


Рис.16.3. Елемент ТТЛ із складним інвертором: а – схема; б- умовна позначення

1. Вхідний каскад, який реалізує операцію І (транзистор VT_1 , резистор R_1). До усіх входів БЕТ підключені демпфіруючі (антидзвінні) діоди, які обмежують вплив імпульсів перешкод від'ємної полярності.
2. Фазоінверсний каскад (транзистор VT_2 , резистори R_K і R_E), що керує вихідними транзисторами за допомогою протифазних змін напруг на колекторі й емітері VT_2 .
3. Вихідний двоканальний підсилювач (транзистори VT_3 , VT_4 , зміщуючий діод VD_3 , резистор R_0). Складний інвертор утворюється спільною роботою фазоінверсного і вихідного каскадів.

При збігу на входах елементів високих рівнів напруг БЕТ перемикається в інверсний режим і своїм колекторним струмом відкриває транзистор VT_1 . Частина емітерного струму транзистора VT_2 втікає в базу транзистора VT_4 і відкриває його. Після швидкого розрядження паразитної ємності $C_{\text{п}}$ через колектор насиченого транзистора VT_4 на виході встановлюється низький рівень напруги. При цьому транзистор VT_3 - закритий, оскільки напруга, що прикладається до послідовно включених переходів бази і діода VD_3 недостатня для його відкривання.

При подачі на один з входів напруги низького рівня БЕТ перемикається в режим насичення, струм його колектора дорівнює нулю, внаслідок чого закриваються транзистори

VT1 і VT4. При цьому відкритий транзистор VT3 працює в режимі емітерного повторювача: на його вхід надходить високий рівень напруги з колектора закритого транзистора VT1, а навантаженням служить опір закритого транзистора VT4. Емітерний повторювач передає на вихід високу напругу

$$U_{вих} = U_{жс} - 2U^*,$$

де $2U^*$ - пряме падіння напруги на двох послідовно увімкнених переходах - бази транзистора VT3 і діода VD3. Повторювач створює у навантаженні струм, який у 50-100 разів перевищує його вхідне значення. Це також забезпечує швидке зарядження паразитної ємності C_{II} .

У процесі перемикання є короткочасний інтервал, коли транзистор VT4 уже відкритий, а VT3 - ще не встиг закритися. При цьому виникає значний імпульс струму від джерела живлення на землю (наскрізний струм). Для зменшення амплітуди наскрізного струму в колекторі транзистора VT3 встановлено обмежувальний резистор $R_0 = 100...200$ Ом.

Розглянута схема елемента ТТЛ із складним інвертором є типовою для ТТЛ серій К131, К133, К155 та ін.