

Лекція 19

Логічні елементи різних типів.

Мета лекції: вивчення побудови та функціонування пристроїв на основі різних типів логічних елементів.

План лекції:

- 19.1 Інтегральна інжекційна логіка.
- 19.2 Логічні елементи на МОН-транзисторах.
- 19.3 Логічні елементи на МЕН-транзисторах.
- 19.4 Магнітокеровані логічні елементи.
- 19.5 Оптоелектронні логічні елементи.
- 19.6 Контрольно-навчальний тест до лекції 19.

19.1 Інтегральна інжекційна логіка

Різновидом транзисторних схем є елементи інтегральної інжекційної логіки (ІІЛ або І²Л). Схемотехніку І²Л використовують для побудови мікропроцесорних і запам'ятовуючих ВІС (серії К582, К583, К584 та ін.).

Схема логічного елемента І²Л показана на рис. 19.1

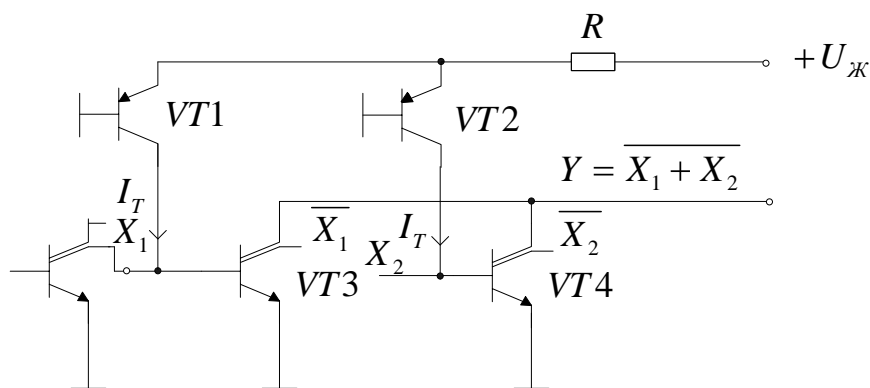


Рисунок 19.1 - Схема елемента І²Л

Схема вміщує інжекційні р-п-р транзистори VT1, VT2, увімкнені за схемою зі спільною базою, і входні багатоклекторні п-р-п транзистори VT3, VT4, увімкнені за схемою зі спільним емітером. Емітери транзисторів VT1, VT2 називаються інжекторами, а протікаючий через них дірковий струм — інжекційним. Кожний з транзисторів VT1, VT2 утворює разом із джерелом живлення і зовнішнім резистором R джерело струму, яке живить індивідуальним струмом I_T входи транзисторів VT3, VT4.

Особливостями елементів І²Л є:

- "безрезисторність", характерна для МОН-структур, яка вперше була реалізована в схемотехніці І²Л;

- з'єднання областей бази і колектора інжекційних р-п-р транзисторів відповідно з областями емітера і колектора входних п-р-п транзисторів, а також мале число схемних компонентів і з'єднань між ними (число операцій маскування і дифузії в два рази менше порівняно з елементами ТТЛ);

- низький рівень напруги $U_L=0,01$ В знімається з колектора насиченого транзистора, а високий рівень напруги $U_H=0,8$ В — з колектора закритого транзистора, причому цей рівень обмежується напругою бази насиченого транзистора навантаження; використовується режим мікрострумів, в якому струми колектора змінюються від десятків до сотень мікроампер; працездатність елементів зберігається при зміні значення струму в них на декілька порядків;

- на колекторах входного транзистора реалізується інверсія змінної, а на сполучених колекторах транзисторів VT3, VT4 виконуються операції АБО-НІ.

Вхідні транзистори керуються перемиканням струму на їхніх входах. Якщо до входу X_1 підключений колектор лівого насиченого транзистора, то струм I_T замикається на ньому і не надходить у базу транзистора VT3, який закривається і створює на своїх колекторах режим розімкнутих контактів. Якщо до входу X_1 підключений колектор лівого закритого транзистора, то струм I_T входить у базу VT3, насичує його і забезпечує на колекторах режим замкнених контактів.

Затримка поширення сигналу в елементі І²Л при струмі 100 мкА дорівнює при-

близно 5-10 нс, потужність споживання — до 20 мкВт, робота перемикання дорівнює 0,1 пДж (наприклад, у ТТЛШ серії КР1533 робота перемикання складає 6 пДж). Зазначені властивості елементів І²Л і ВІС на їхній основі надають їм технологічності, компактності, вони мають невисоку вартість при високій швидкодії.

19.2 Логічні елементи на МОН-транзисторах

Розвиток комп'ютерної схемотехніки на основі МОН-транзисторів почався з появою в 1962 р. польового транзистора з індукованим каналом. Схеми на МОН-транзисторах характеризуються відносною простотою виготовлення, компактністю, малою споживаною потужністю, високою стійкістю до перешкод при зміні напруги живлення.

МОН-транзистори мають структуру: метал-діелектрик-напівпровідник і в загальному випадку називаються МДН-транзисторами (рис. 19.2.). Оскільки діелектрик реалізується на основі оксиду SiO₂, то застосовують назву МОН-транзистори (уніполярні, каналні).

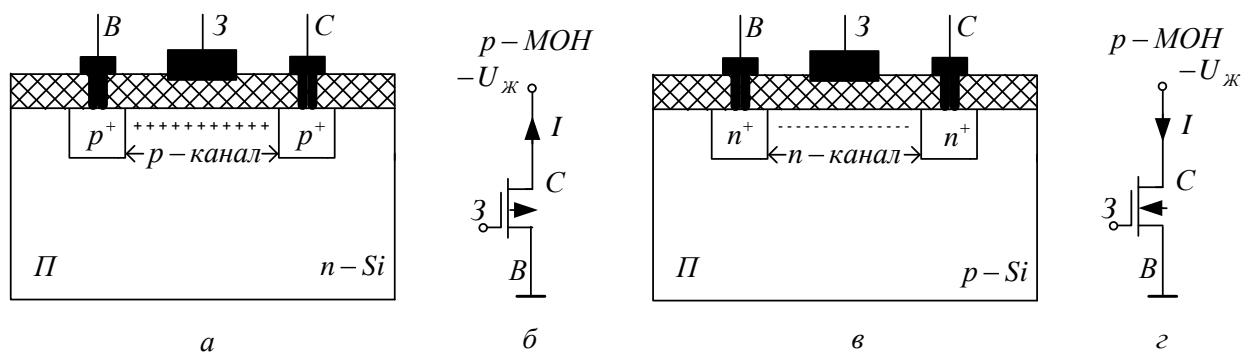


Рисунок 19.2-Топологія і умовні позначення МОН-транзисторів: а,б — р-МОН; в,г — n-МОН

Металевий електрод, на який надходить керуюча напруга, називається **затвором** (3), а два інших електроди — **витоком** (В) і **стоком** (С). Від витоку до стоку протікає робочий струм. Для р-каналу полярність стоку від'ємна, а для n-каналу — додатна. Основна пластинка напівпровідника називається **підкладкою** (П). **Канал** — це приповерхневий провідний прошарок між витоком і стоком, у якому значення струму визначається за допомогою електричного поля. Процеси інжекції й дифузії в каналі відсутні. Робочий струм у каналі обумовлений дрейфом в електричному полі електронів у n-каналах і дірок у р-каналах.

При нульовому значенні керуючої напруги канал відсутній і струм не протікає. Канал, що утворюється під дією зовнішньої керуючої напруги, називається **індукованим**. Напруга, при якій утворюється канал, називається **пороговою** $U_{\text{ПН}}$. Канал з початковою додатковою концентрацією зарядів називається **умонтованим**.

Швидкодія n-МОН транзисторів у 5-8 разів вища за швидкодію р-МОН транзисторів, оскільки рухливість електронів септєво більша дірок. У МОН-схемах цілком виключені резистори, їхню роль виконують МОН-транзистори.

Схеми логічних елементів НІ на МОН-транзисторах наведені на рис. 19.3.

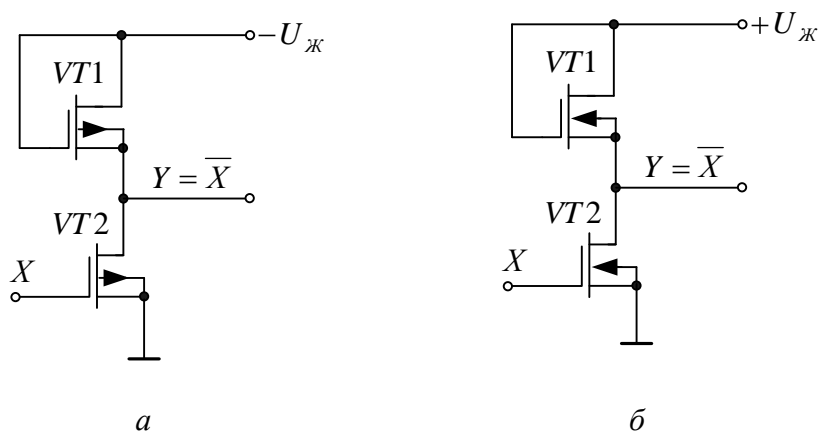


Рисунок 19.3 - Схеми елементів НІ на МОН-транзисторах: а — з р-каналами; б — з n-каналами

У схемі елемента НІ на р-МОН транзисторах застосовують навантажувальний транзистор VT1, стік якого підключається до від'ємного джерела живлення мінус $U_{ж}$ (рис. 19.3, а). Напряга від'ємної полярності входньої змінної X надходить на затвор входнього транзистора VT2. У цій схемі застосовують транзистори з індукованими каналами.

У схемі елемента НІ на n -МОН транзисторах використовують навантажувальний транзистор VT1 із вбудованим каналом, який підключається до позитивного джерела живлення плюс $U_{ж}$. Позитивна напруга входньої змінної X надходить на затвор входнього транзистора VT2 з індукованим каналом (рис.19.3, б). Навантажувальні транзистори увімкнені за схемою двополюсника.

Якщо входна напруга $U_1 < U_{TH}$ то транзистор VT2 закритий, а VT1 — відкритий і на виході встановлюється рівень напруги, близький до значення $U_{ж}$

Якщо входна напруга $U_1 > U_{TH}$, то обидва транзистори відкриті і вихідна напруга знімається з ділянки, утвореного опором каналів

$$U_0 = U_{ж} \cdot R_B \cdot \frac{1}{R_B + R_H}$$

де R_B і R_H — опори каналів входнього і навантажувального транзисторів. Порогові напруги для р -МОН $U_{TH} = - (5...7)$ В, а для n -МОН $U_{TH} = + (1,5...2)$ В.

Для того щоб напруга U_{OL} була меншою за 0,1 В, потрібно виконання умови $R_B \ll R_H$, яка досягається виготовленням транзисторів з різними опором каналів. У схемах на р -МОН транзисторах опір каналів транзистора VT1 у 25 разів більше опору каналу транзистора VT2. Специфіка n -МОН транзисторів така, що достатньо співвідношення опорів, що дорівнює біля чотирьох.

Схеми елементів АБО-НІ і НІ-І на n -МОН транзисторах показані на рис.19.4.

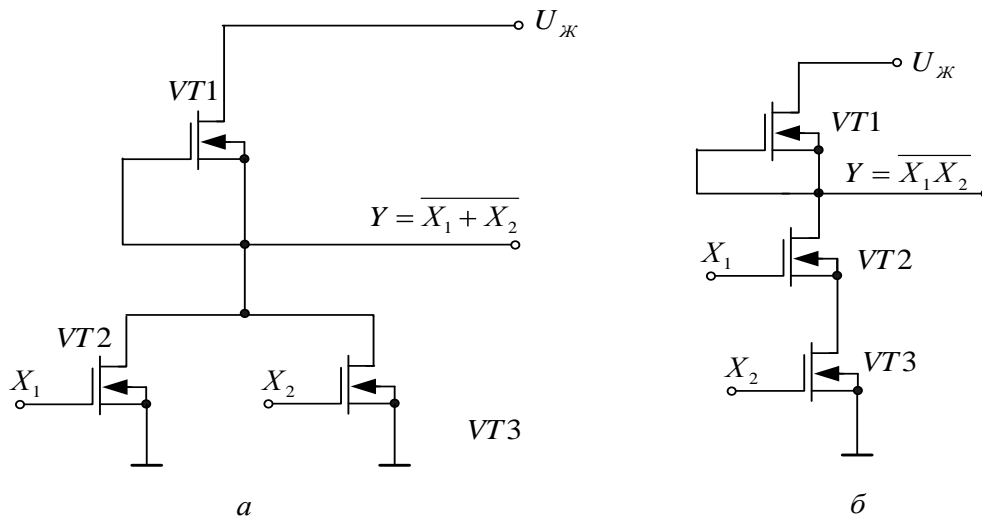


Рисунок 19.4 - Логічні елементи на n-МОП транзисторах: а — АБО-НІ; б — НІ-І

Елемент АБО-НІ утворюється паралельним з'єднанням вхідних транзисторів (рис. 19.4, а), а елемент НІ-І послідовним з'єднанням (рис. 19.4, б). Значення лог. 0 відображається напругою $U_L = 0,1$ В, а лог. 1 — напругою $U_H = U_{ж}$. На виході елемента АБО-НІ встановлюється інверсне значення логічної суми вхідних змінних, а на виході елемента НІ-І встановлюється інверсне значення логічного добутку вхідних змінних. Наприклад, на виході елемента АБО-НІ рівень лог. 0 встановлюється при наявності хоч на одному вході одиничного сигналу. На виході елемента НІ-І рівень лог. 0 встановлюється при збігу високих рівнів напруг на двох входах, коли одночасно відкриваються транзистори VT2 і VT3.

У комплементарній МОП-структурі (логіка КМОП) використовуються одночасно р - і n -каналні транзистори. Елемент НІ в схемотехніці КМОП побудовано на двох транзисторах з індукованими каналами: навантажувальному VT2 з каналом р - типу і вхідному VT1 з каналом n - типу (рис. 19.5, а). Витік транзистора VT2 підключений до джерела позитивного живлення $U_{ж}$, напруга вхідної змінної X надходить на затвори обох транзисторів; вихідна напруга знімається з об'єднаних стоків.

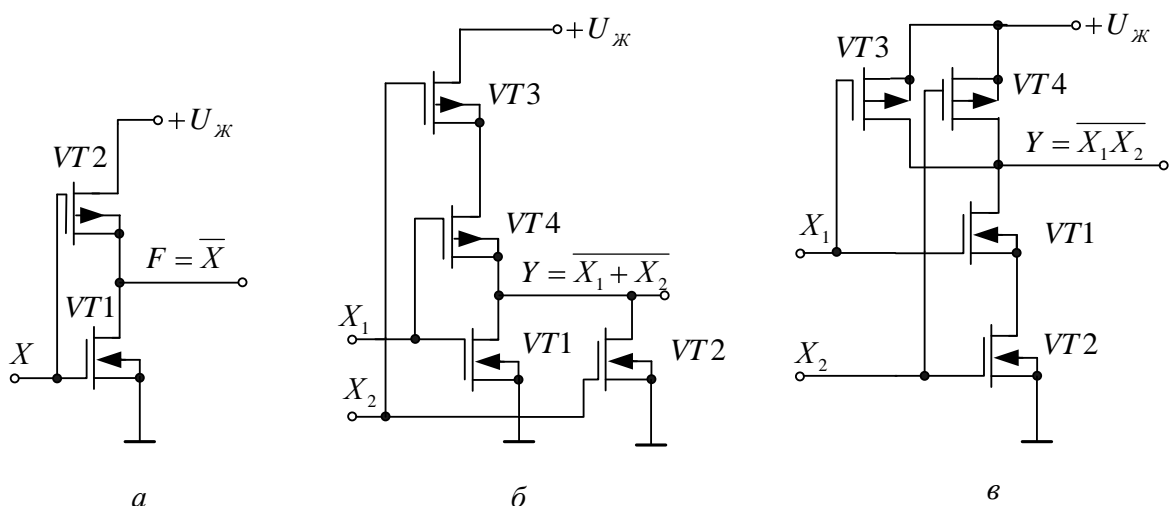


Рисунок 19.5 - Схеми елементів КМОП: а — НІ; б — АБО-НІ; в — НІ-І

При вхідному рівні $U_{\text{Н}}$ транзистор VT1 відкритий, а VT2 — закритий, оскільки між його затвором і витоком є нульова напруга. На виході встановлюється рівень U_{OL} і струм у колі не протікає. При вхідному рівні $U_{\text{Л}}$ транзистор VT1 закритий, а VT2 — відкритий, тому що між його затвором і витоком є напруга $U_{\text{Ж}}$. На виході — рівень U_{OH} і струм у колі не протікає.

На рис.у 19.5, б показана схема КМОН елемента АБО-НІ, у якій вхідні транзистори VT1, VT2 увімкнені паралельно, а навантажувальні VT3, VT4 — послідовно. Якщо хоча б на одному із входів є рівень напруги $U_{\text{Н}}$, то даний транзистор відкривається, на виході встановлюється рівень U_{OL} , навантажувальні транзистори закриті, струм у колі не протікає. Якщо на обох входах є рівні напруги $U_{\text{Л}}$, то транзистори VT1 і VT2 закриті, а VT3 і VT4 — відкриті й на виході встановлюється напруга U_{OH} і струм у колі не протікає.

На рис. 19.5, в показана схема КМОН елемента І-НІ, у якій вхідні транзистори VT1 і VT2 увімкнені послідовно, а навантажувальні VT3 і VT4 — паралельно. Якщо на затвори вхідних транзисторів одночасно надходять сигнали $U_{\text{Н}}$, то транзистори VT1 і VT2 відкриваються, вихідний рівень дорівнює U_{OL} , навантажувальні транзистори закриті, струм у колі не протікає. Якщо хоча б на одному із входів є рівень напруги $U_{\text{Л}}$, то транзистори VT1 і VT2 закриті і відкривається один з навантажувальних транзисторів VT3 або VT4. На виході встановлюється рівень U_{OH} і струм у колі не протікає.

Таким чином, у схемах КМОН у статичному стані протікає дуже малий робочий струм, оскільки при відкритих вхідних транзисторах закриті навантажувальні і навпаки. Сумарна потужність споживання в основному визначається енергією, яка витрачається на перезаряд паразитних ємностей.

Промисловість випускає такі серії КМОН: 176, 564, 561, KP1561 і KP1554. Мікросхеми швидкодіючої серії KP1554 мають функціональну і технічну повноту і вміщують логічні елементи, тригери, регістри, лічильники, дешифратори, мультиплексори і т. ін.

Елементи серії KP1554 характеризуються такими параметрами: діапазон напруги живлення становить 3-6 В; рівні логічних сигналів: $U_{\text{OL}} - 0,1 \text{ В}$, $U_{\text{OH}} = U_{\text{Ж}}$, $U_{\text{Л}} < 1,35 \text{ В}$, $U_{\text{Н}} > 3,15 \text{ В}$; струм споживання в статичному режимі на логічний елемент — 0,25 мкА (у тисячу разів менше порівняно із серією KP1533); потужність споживання на елемент — 2,5 мкВт; затримка поширення сигналів — 4 нс; робота перемикачів $A_{\text{п}} = 0,01 \text{ пДж}$; частота перемикачів D - тригера — 150 МГц; діапазон температур: $-40 \dots 85^\circ\text{C}$. Як впливає з цих даних, мікросхеми КМОН серії KP1554 є серйозним конкурентом схемам ТТЛШ.

19.3 Логічні елементи на МЕН-транзисторах

Польові транзистори МЕН-типу мають структуру "метал-напівпровідник"; їх будують на основі арсеніду галію (AsGa — сполука галію з миш'яком). Порівняно з германієм AsGa має такі переваги:

- вищу рухливість електронів у слабких електричних полях (приблизно у п'ять разів);
- майже в півтора раза ширшу заборонену зону, яка забезпечує високий питомий опір підкладки (як наслідок, підкладки з AsGa служать напівізолюючим матеріалом);

- дуже малі паразитні ємності між електродами МЕН-транзистора.

На основі арсеніду галію досягається десятикратне підвищення швидкодії схем при зниженні потужності споживання вдвічі. Але арсенід галію не дозволяє будувати МОН-транзистори з ізольованим затвором, оскільки він не утворює стійких оксидів. В польових МЕН-транзисторах використовують бар'єр Шотки на границі контакту металу з напівпровідником. Тому МЕН-транзистори також називають "польовими транзисторами з бар'єром Шотки" (ПТШ).

Структура арсенід-галієвого МЕН-транзистора (поперечний розріз) показана на рис. 19.6, а. Транзистор створюється на підкладці з нелегованого AsGa. На поверхні підкладки іонним методом формують сильно леговані p^+ -області витоку і стоку, а потім тонкий шар каналу n -типу товщиною $d_0=0,2$ мкм. На поверхню підкладки в каналі наносять металевий електрод затвора (наприклад, сплав титан-вольфрам)

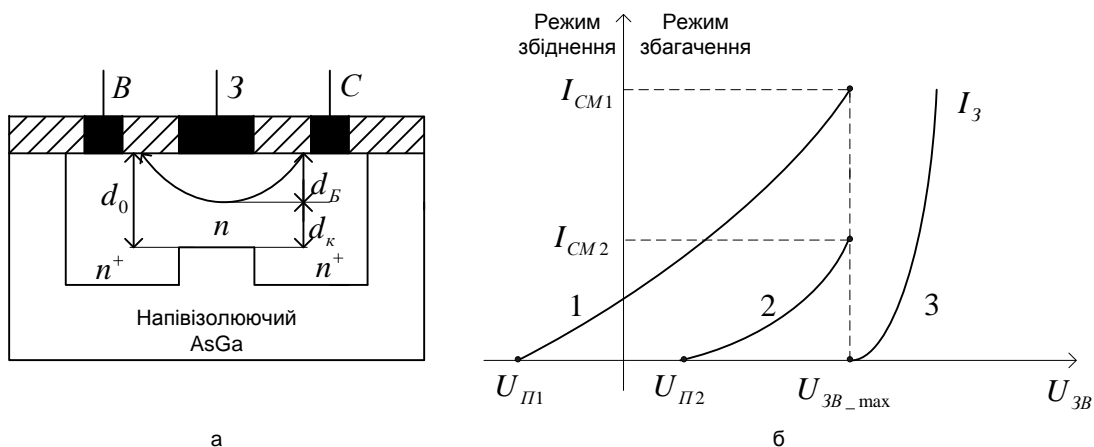


Рисунок 19.6 - МЕН-транзистор: а — поперечний розріз; б — сток-затворні характеристики

Для забезпечення омичних контактів з витоком і стоком застосовують металеві електроди на основі композиції германій-золото. На поверхню підкладки між контактами наносять шар діелектрика, наприклад, діоксиду кремнію. Металевий електрод затвора створює в каналі збіднений електронами шар — бар'єр Шотки висотою 0,8 В. Просторові розміри бар'єру змінюються під дією напруги затвора. Власне провідний канал товщиною d_k обмежений областю бар'єра та підкладкою. Між затвором і витоком подається керуюча напруга U_{3B} , а на стік — напруга живлення плюс $U_{ж}$. При зміні керуючої напруги змінюється товщина збідненого шару d_B і провідного каналу $d_k = d_0 - d_B$, його провідність і струм стоку.

Порогова напруга $U_{П}$ визначається з рівняння $U_{П} = C_1 - N_d d_0^2$, де C_1 , C_2 — константи, N_d — концентрація донорів у каналі. Якщо напруга затвор-витік U_{3B} досягає порогового значення, то границя збідненого шару зникає з підкладкою $d_k = d_0 - d_B = 0$; при цьому товщина провідного шару і струм стоку I_c дорівнюють нулю.

Якщо при нарузі затвор-витік $U_{3B} = 0$ є провідний канал і протікає робочий струм, то МЕН-транзистор називається **нормально відкритим**, він працює в режимі збіднення. Якщо при $U_{3B} = 0$ бар'єр Шотки перекриває весь канал і робочий струм не

протікає, то МЕН-транзистор називається **нормально закритим**; він працює в режимі збагачення.

На рис. 19.6, б наведені стік-затворні характеристики нормально відкритого (крива 1) і нормально закритого (крива 2) МЕН-транзистора, а також їхня вхідна характеристика (крива 3). Для нормально відкритих МЕН-транзисторів керуюча напруга на затворі, при якій протікає струм стоку I_c , може змінюватися від від'ємних значень до невеликих додатних (не більше 0.6 В). При напругах, більших $U_{зв} > 0,6$ В в його каналі з'являється струм затвора I_3 , оскільки відкривається перехід метал-напівпровідник. Тому струм стоку обмежений значенням I_{CM1} . Для нормально закритих транзисторів напруга затвора, при якій протікає струм стоку, додатна і може змінюватися тільки у вузьких границях (0...0.6 В). Максимальний струм стоку обмежений значенням I_{CM2} . Для транзисторів з однаковими розмірами каналу (довжиною і шириною) $I_{CM1} \gg I_{CM2}$. У схемотехніці застосовують нормально закриті й нормально відкриті МЕН-транзистори.

Варіанти схем логічних елементів НІ, АБО-НІ на МЕН-транзисторах показані на рис. 19.7.

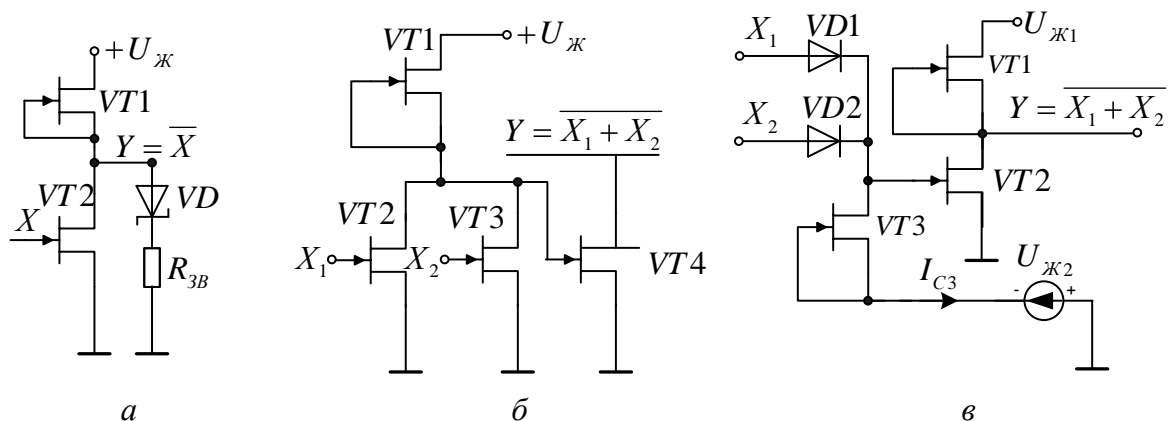


Рисунок 19.7 - Логічні елементи на МЕН-транзисторах: а — НІ; б,е — АБО-НІ

Схема НІ (рис. 19.7, а) містить пасивний транзистор VT1 (нормально відкритий) і вхідний активний транзистор VT2 (нормально закритий). Пасивний транзистор VT1 увімкнтий за схемою двополюсника і виконує роль джерела стокового струму, значення якого практично не змінюється в широкому діапазоні зміни напруги між стоком і витоком.

До виходу елемента НІ підключається аналогічний інвертор. Він у статичному режимі подається еквівалентною схемою з послідовно увімкнених діода Шотки (бар'єра метал-напівпровідник) і опору між затвором і витоком $R_{зв}$. Напруга джерела живлення у схемі $U_{ж} = 1,5$ В; усереднені значення порогових напруг для транзисторів VT1 і VT2 відповідно дорівнюють $U_{П1} = -0,3$ В і $U_{П2} = 0,15$ В.

При $U_{ВХ} - U_{ІЛ} < U_{П2}$; транзистор VT2 закритий, струм стоку $I_{C2} \approx 0$ і на виході установлюється рівень напруги $U_{ОН}$. Струм I_{C1} відкритого транзистора VT1 перемикається в затвор інвертора навантаження. Оскільки струм I_{C2} становить одиниці міліамперів, а опір $R_{зв}$ вимірюється десятками омів, то вихідний рівень практично визначається прямою напругою на діоді VD:

$$U_{ОН} = U_{ДШ} + I_{C1} R_{зв} \approx U_{ДШ} = 0,6 \text{ В.}$$

Рівень напруги U_{OH} мало залежить від значень джерела живлення $U_{Ж}$ струму I_{C1} і знижується із збільшенням коефіцієнта об'єднання та температури.

При $U_{ВХ} - U_{IH} > U_{П2}$ транзистор $VT2$ відкривається і через нього протікають струми стоків транзистора $VT1$ і попереднього транзистора (джерело вхідного сигналу). На виході встановлюється низький рівень $U_{OL} = 0,05$ В.

Рівень U_{OL} знижується із зменшенням струмів стоків і опору $R_{СВ}$ між стоком і витоком, який становить одиниці слів. Якщо припустити, що $U' - U_H, U^0 - U_L$, то амплітуда логічного сигналу $U_m = U' - U^0 = 0,55$ В. Завадостійкість елемента НІ $M_L = 0,16$ В, $M_H = 0,26$ В, що значно менше, ніж для схем на n -МООН транзисторах.

Схема двовходового елемента АБО-НІ містить нормально відкритий пасивний транзистор $VT1$, вхідні нормально закриті транзистори $VT2$ і $VT3$, увімкнені паралельно (рис. 19.7, б).

При $U_{X1} = U_{X2} = U_{IL}$ транзистори $VT2$ і $VT3$ закриті, на виході Y встановлюється високий рівень напруги U_{OH} . Якщо на одному із входів або на обох діє напруга U_{IH} , то відповідний транзистор (чи обидва) відкриваються і на виході встановлюється рівень U_{OL} . Параметри елемента АБО-НІ аналогічні схемам, зображеним на рис. 19.7, а.

Схема двовходового елемента АБО-НІ з підвищеною завадостійкістю показана на рис. 19.7, в. Вхідні діоди Шотки $VD1$ і $VD2$ реалізують операцію АБО, транзистори $VT1$ і $VT2$ створюють інвертор, а транзистор $VT3$ разом з діодами — це ланцюг зміщення рівня порога транзистора $VT2$.

В даному елементі порівняно зі схемами, зображеними на рис. 19.7, а і б, забезпечується більша завадостійкість і менша її залежність від технологічного розкиду порогових напруг транзисторів. Це досягається ускладненням схеми, збільшенням її площі на кристалі та використанням другого джерела живлення мінус $U_{Ж2}$. У схемі застосовують тільки нормально відкриті транзистори з напругами живлення $U_{Ж1} = 1-5$ В; $U_{Ж2} = -1$ В. Для транзисторів $VT1$ і $VT3$ $U_{П1} = U_{П3} = -0,7$ В, а для транзистора $VT2$ $U_{П2} = -0,45$ В.

Пряма напруга на діодах Шотки при протіканні через них струму I_{C3} дорівнює приблизно 0,7 В (мінус на катоді). Напруга на затворі транзистора $VT2$ визначається із залежності $U_{ЗВ} = U_{ВХ} - U_{ДШ}$, яка є практично лінійною, оскільки $U_{ДШ} = \text{const}$.

При $U_{ВХ} = U_{IL} = 0$ напруга $U_{ЗВ} = -0,7$ В, що менше від $U_{П2}$, і транзистор $VT2$ закритий, на його виході встановлюється високий рівень напруги $U_{OH} \approx 1$ В. При $U_{ВХ} = U_{IH} = 1$ В напруга $U_{ЗВ} = +0,3$ В, що більше від $U_{П2}$, і транзистор $VT2$ відкритий, на його виході встановлюється низький рівень напруги $U_{OL} \approx 0,01$ В. Таким чином, використання ланцюга зміщення дозволяє зменшити значення U^0 , збільшити U^1 і логічний перепад $U_m = U^1 - U^0 = 1$ В.

Промисловість випускає схеми на МЕН-транзисторах серії К6500, які характеризуються такими параметрами: $U_{Ж1} = 4$ В, $U_{Ж2} = -2,4$ В; $U_H = 0,9$ В; $U_L = 0,1$ В; середня затримка поширення $t_{п} = 0,15$ нс, потужність, споживана одним логічним елементом, $P_{Ж} = 5$ мВт.

19.4 Магнітокеровані логічні елементи.

Магнітокеровані логічні елементи, використовуються в пристроях найрізноманітнішого призначення. В даний час найширше поширення отримали

універсальні магнітні давачі положення і переміщення. Конструкція давачів може бути різною, але вони завжди містять перетворювач магнітного поля і магнітну систему, розімкнену або замкнуту. Магнетна система може бути складовою частиною давача може включати і ті або інші елементи контрольованого об'єкту.

Найпростіший давач складається з магнітокерованої мікросхеми (МКМ) і постійного магніта, укріпленого на рухомій ланці контрольованого об'єкту. При зближенні магніта і МКМ на деяку відстань індукція магнітного поля стає достатньою для спрацювання мікросхеми. Віддалення магніта приводить до її перемикання в початковий стан.

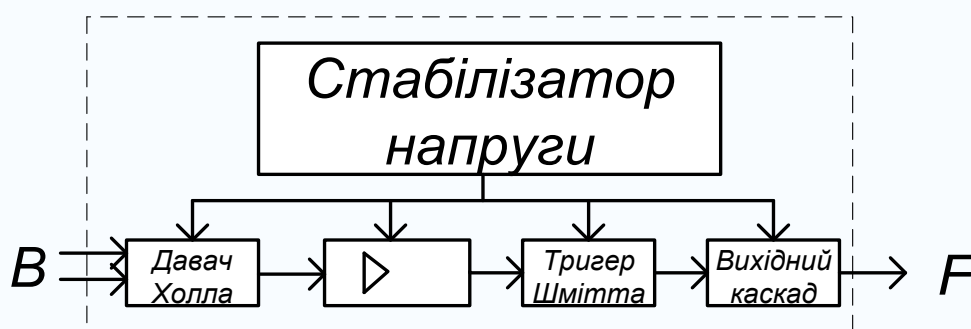


Рисунок 19.8 - Структурна схема магнітокерованого логічного елементу

Структурна схема типового логічного елемента (рис.19.8) складається з давача Холла, підсилювача, тригера Шмітта та вихідного каскаду. Для стабілізації параметрів схеми застосовують стабілізатор напруги живлення.

Давач Холла – це маленька пластина з напівпровідника, що розташована в магнітному полі з індуктивністю B . Через пластину пропускають струм I (рис. 19.9) і на бокових гранях з'являється електрорушійна сила Холла.

$$E_x = k \cdot I \cdot B ,$$

де k - конструктивний коефіцієнт, що залежить від параметрів та розмірів напівпровідника.

E_x - незначна величина і складає одиниці десятих мВ, тому для більшої чутливості застосовують підсилювач.

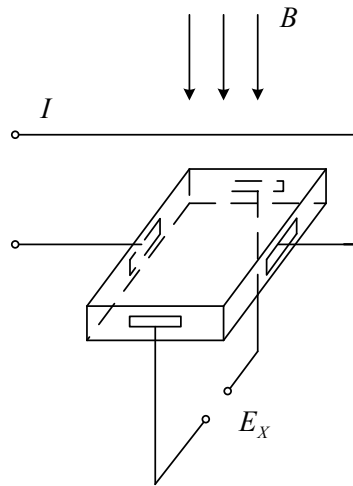


Рисунок 19.9 – Давач Холла

Також використовується вихідний каскад для отримання достатньої вихідної потужності на навантаженні.

Тригер Шмітта - це гістерезисний елемент, що забезпечує надійний перехід логічного елементу із одиничного стану в нульовий, або навпаки. Таким чином усувається ефект тремтіння при невеликих змінах вхідного сигналу B .

Типова магнітокерована схема з давачем Холла має такі характеристики:

- індукція спрацювання $B_{спр}=80$ мЛТл
- індукція відпускання $B_{від}=20$ мЛТл (рис. 19.10)
- $U_{вих}^1=3,5$ В
- $U_{вих}^0=0,4$ В
- $t_{зТ}=0,5$ мкс
- $E_{Ж}=5$ В
- $I_{спож}=5$ мА

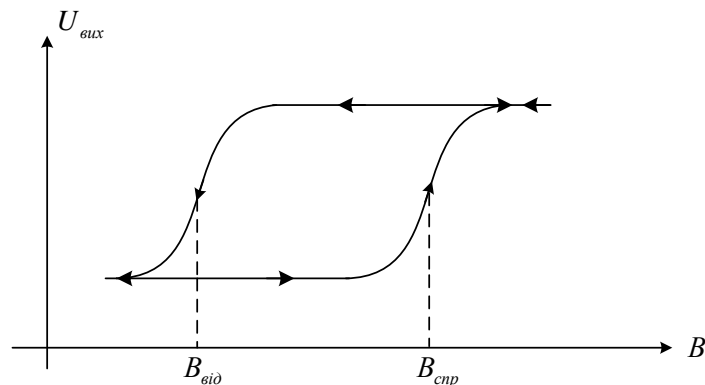


Рисунок 19.10 – Залежність вихідної напруги логічного елементу (рис.19.8) від індукції магнітного поля

Застосування:

- чутливі елементи давачів струму і напруги
- для вимірювання швидкості і напрямку обертання різних механізмів

- аварійна і охоронна сигналізація.
- Безконтактна схема запалювання двігунавнутрішнього згорання
- в побутовій апаратурі, зокрема в магнітофонах і т.п.

19.5 Оптиелектронні логічні елементи

Перевагою таких логічних елементів є забезпечення надійної гальванічної розв'язки між елементами схеми. Такі оптиелектронні логічні елементи часто застосовують у вимірювальних пристроях, зокрема для розв'язки аналогової та цифрової частини приладів. Це суттєво знижує вплив завад цифрової частини на чутливу вхідну аналогову частину приладу, підвищує його точність.

Такі оптиелектронні інжекційні схеми для своєї побудови використовують оптопари світлодіод – фотодіод, або світлодіод – фототранзистор і ТТЛ схеми (рис.9.11)

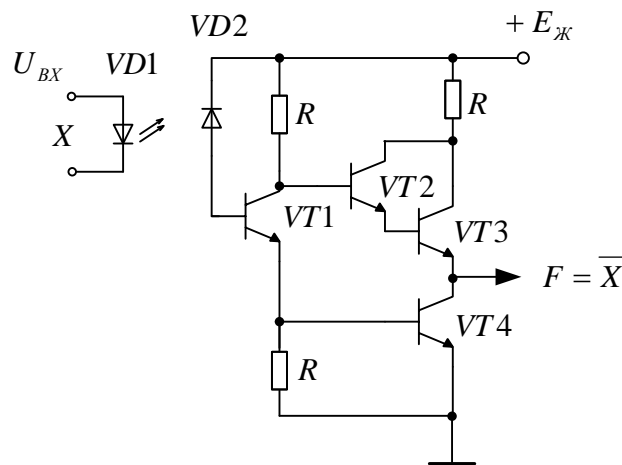


Рисунок 19.11 Схема оптиелектронного логічного елемента

При подачі на вхід логічного $X=0$, світлодіод $VD1$ закритий і фотодіод $VD2$ має великий опір, транзистор $VT1$ закритий і на виході логічного елемента формується високий потенціал логічної “одиниці”.

Якщо ж $X=1$ то запалюється світлодіод $VD1$, опір фотодіода $VD2$ знижується і транзистор $VT1$ відкривається і насичуються транзистори $VT1$ та $VT4$, а транзистори $VT2$ та $VT3$ закриваються. При цьому маємо на виході низький потенціал для логічного “нуля”.

На рис. 19.12 наведено декілька логічних елементів з оптопарами типу світлодіод-фототранзистор.

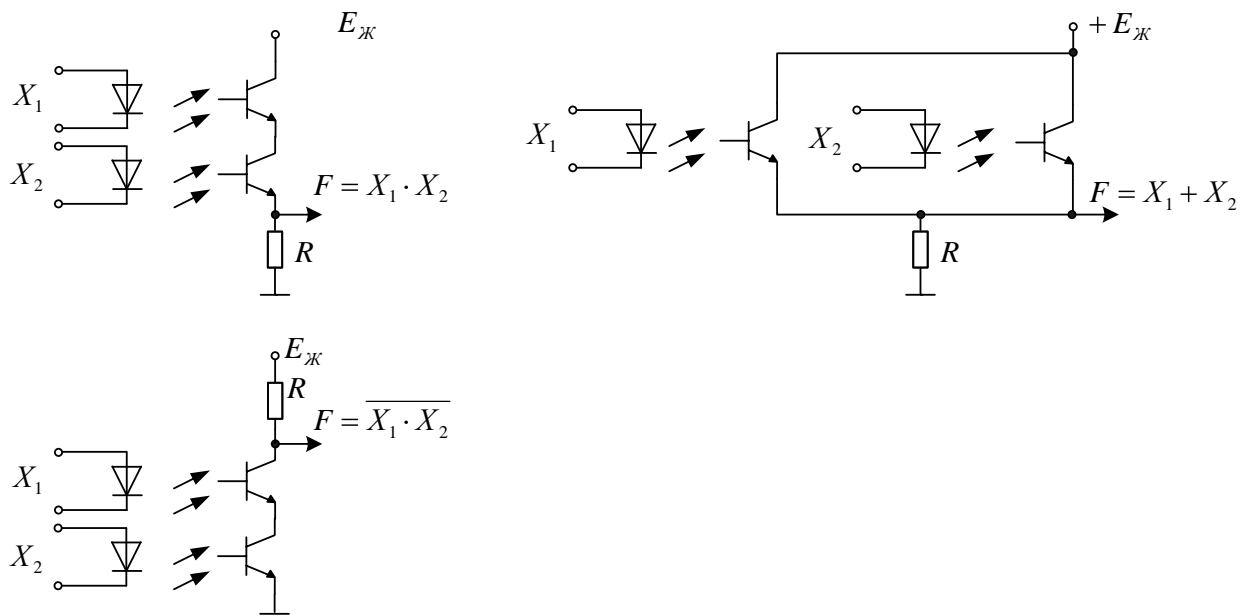


Рисунок 19.12 – Оптоелектронні логічні елементи : І, АБО, І-НІ

19.6 Контрольно-навчальний тест до лекції 19

Питання 19.1 Які транзистори використовуються у схемі логічного елемента І ² Л ?	Вибір правильної відповіді: 1- інжекційні р-n-p і багатоколекторні n-p-n транзистори 2- польові транзистори
Питання 19.2 Які операції виконуються на елемента І ² Л (рис. 19.1.)?	Вибір правильної відповіді: 1- І-НІ 2- АБО-НІ 3- АБО-І
Питання 19.3 Як називається металевий електрод, на який надходить керуюча напруга у польовому транзисторі?	Вибір правильної відповіді: 1- виток 2- затвор 3- сток 4- база
Питання 19.4 Яке споживання енергії в елементах КМОН (рис. 19.5)?	Вибір правильної відповіді: 1- дуже мале, витрати на перезаряд паразитних ємностей 2- мале і визначається напругою на затворах транзисторів
Питання 19.5 Яку структуру мають польові транзистори МЕН-типу?	Вибір правильної відповіді: 1- метал-діелектрик-напівпровідник 2- діелектрик-напівпровідник 3- метал-напівпровідник
Питання 19.6 Які переваги логічних елементів на МЕН-транзисторах?	Вибір правильної відповіді: 1- малі розміри 2- десятикратне підвищення швидкодії схеми і зниження споживання енергії
Питання 19.7 Яке призначення тригера Шмідта в схемі рис. 19.8?	Вибір правильної відповіді: 1- для підвищення чутливості 2- гістерезисний елемент для усунення ефекту тремтіння при незначних змінах індукції поля 3- створюється гістерезис для затримки вихідного сигналу відносно вхідного

Питання 19.8
Що таке давач Холла?

Вибір правильної відповіді:
1- це напівпровідникова пластина в магнітному полі через яку пропускають струм
2- це напівпровідникова пластина в тепловому полі через яку пропускають струм

Питання 19.9
З яких основних двох частин складається оптоелектронний логічний елемент?

Вибір правильної відповіді:
1- перша частина: VD1, VD2, VT1, друга частина: VT2-VT4
2- оптопара світлодіод-фотодіод і ТТЛ елемент

Питання 19.10
Основні призначення оптоелектронних логічних елементів?

Вибір правильної відповіді:
1- виконання логічних операцій і гальванічна розв'язка між елементами схем
2- підвищення швидкодії логічних схем
3- розширення функціональних можливостей логічних пристроїв