

## Лекція 21.

### Тригера на логічних елементах.

Мета лекції: вивчити різні види тригерів на логічних елементах, їх схеми і часові діаграми роботи, характеристики.

План лекції:

- 21.1 Вступ.
- 21.2 RS-тригери.
- 21.3 Синхронізуємі RS-тригери.
- 21.4 Лічильні тригери (Т-тригери).
- 21.5 Тригер затримки (D-тригери).
- 21.6 Універсальний тригер (JK-тригери).
- 21.7 Контрольно-навчальний тест.

#### 21.1 Вступ.

В арифметичних і логічних пристроях для збереження інформації найчастіше використовують *тригери* – пристрій з двома стійкими станами по виходу, які містять елементарну запам'ятовувальну комірку (бістабільна схема БС) і схему керування СК (рис 21.1). Схема керування перетворює інформацію, яка надходить, на комбінацію сигналів, що діють безпосередньо на входи елементарної запам'ятовувальної комірки. Для забезпечення надійного переключення в точках А для деяких тригерів повинні бути ланцюги затримки. З цією метою можуть використовуватися запам'ятовуючі елементи на основі БС того ж типу, що вже є у тригері. Схему такого тригера називають схемою типу М-S(master-slave), оскільки стан однієї БС, яку називають відомою, повторює стан додаткової БС, яку називають ведучою.

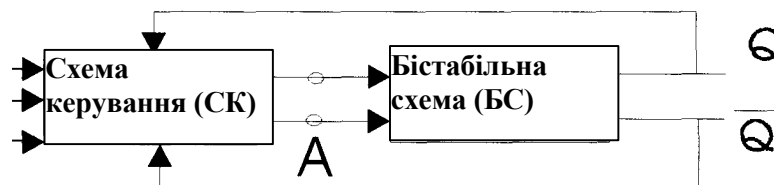


Рис 21.1

Тригери широко використовуються для формування імпульсів, у генераторах одиничних сигналів, для побудови подільників частоти, лічильників, перерахункових пристроїв, регістрів, суматорів, у пристроях керування тощо.

У більшості серій інтегральних елементів містяться тригери різних типів, у тому числі універсальні.

Класифікація тригерів:

- за способом організації логічних зв'язків розрізняють тригери з запуском RS-тригери; з лічильним входом Т-тригери; тригери затримки D-тригери; універсальні JK-тригери; комбіновані (наприклад, RST-, JKRS-, DRS-тригери).

- за способом запису інформації тригери поділяють на несинхронізовані (асинхронні, нетактові) і синхронізовані (тактові).

- за кількістю інформаційних входів тригери можуть бути з одним, двома та багатьма входами.

- за видом вихідних сигналів тригери поділяються на статичні і динамічні. Статичні тригери – тригери, в яких вихідні сигнали в стійких станах залишаються незмінними в

часі. Динамічні тригери – тригери, в яких вихідні сигнали в стійких станах змінюються в часі.

- за способом запам'ятовування інформації тригери можуть бути з логічною і фізичною організацією пам'яті. Перші виконують на логічних елементах І, АБО, НЕ, І-НЕ, АБО-НЕ, І-АБО-НЕ і т.д., а другі є елементами запам'ятовувальних пристроїв, у яких використовують нелінійні властивості матеріалів або нелінійні вольт-амперні характеристики компонентів.

## 21.2 RS-тригери.

RS-тригер має два входи: вхід S (set – встановлювати) – вхід установки тригера в стан  $Q=1$  і вхід R (reset – скидати) – вхід установки тригера в стан  $Q=0$ . Неінверсний RS-тригер на логічних елементах "АБО-НІ" зображено на рис.21.2.

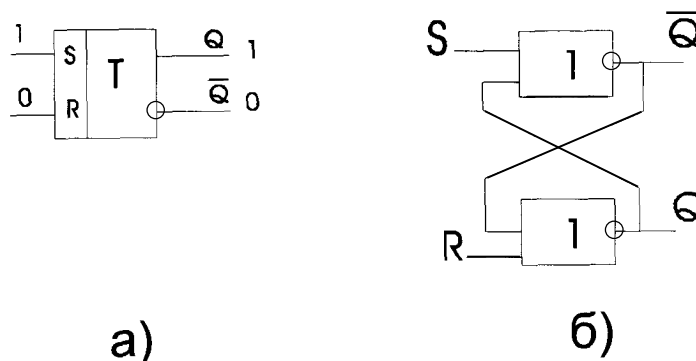


Рис.21.2 Неінверсний RS-тригер: позначення (а), схема(б).

- При  $S=1$  і  $R=0$  тригер приймає стан  $Q=1$ ,
- при  $S=0$  і  $R=1$  -  $Q=0$ ,
- при  $S=R=0$  тригер приймає байдужий стан,
- при  $S=R=1$  - тригер працює нестійко (непередбачено) і цей стан треба вилучити.

Функціонування RS-тригера можна представити таблицею 21.1,

де n – даний момент часу;

n+1 – наступний момент часу.

Таблиця 21.1 Стани RS-тригера.

	N	$S_n$	$R_n$	$Q_n$	$Q_{n+1}$
Стан байдужості	0	0	0	0	0
	1	0	0	1	1
	2	0	1	0	0
	3	0	1	1	0
	4	1	0	0	1
Заборонений стан	5	1	0	1	1
	6	1	1	0	0
	7	1	1	0	1
	8	1	1	1	0
	9	1	1	1	1

Діаграму Карно для RS-тригера можна представити так:

	$R_n Q_n$	$\bar{R}_n Q_n$	$\bar{R}_n \bar{Q}_n$	$R_n \bar{Q}_n$
$S_n$	1	1	1	1
$\bar{S}_n$		1		

Логічна функція для RS-тригера із діаграми Карно:

$$Q_{n+1} = S_n + \bar{R}_n Q_n,$$

де  $S_n R_n = 0$  - обмеження.

Окрім неінверсного RS-тригера існує інверсний тригер на логічних елементах «І-НІ» рисунок 21.3, таблиця 21.2. Заборонена комбінація  $S=R=0$ .

До комбінації  $S=R=1$  – тригер не чутливий. При  $S=0, R=1$  тригер приймає стан  $Q=1$ . При  $S=1, R=0$  –  $Q=0$ .

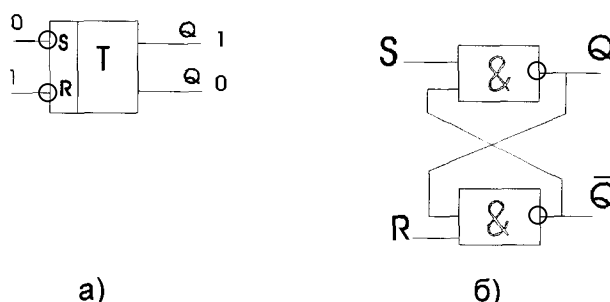


Рис 21.3. Інверсний RS-тригер: позначення (а), схема (б).

Таблиця 21.2. Стани інверсного RS-тригера.

	N	$S_n$	$R_n$	$Q_n$	$Q_{n+1}$
Заборонений стан	0	0	0	*	*
	1	0	0	*	*
	2	0	1	0	1
	3	0	1	1	1
	4	1	0	0	0
	5	1	0	1	0
Стан байдужості	6	1	1	0	0
	7	1	1	1	1

### 21.3 Синхронізуємі RS-тригери.

Фактично синхронні (тактові) тригери можна розглядати як особливий тип асинхронних тригерів, у яких існують певні обмеження на можливість дії інформаційних сигналів, що дає змогу істотно спростити їх синтез і аналіз. У синхронних тригерах допускається змінювати інформаційні сигнали тільки протягом періодів, коли тактові імпульси блокують вхідні ланцюги і запобігають зміні стану тригера (передбачено, що синхронний тригер має змінювати свій стан під впливом тактового імпульсу). Важлива перевага синхронних тригерів – маскування ефектів затримок, зумовлених затримками поширення логічних елементів та лінії передавання інформації.

У синхронних тригерах є додатковий вхід С для синхронізації. Інформація, яка подається на входи R і S, записується в тригер тільки при  $C=1$ .

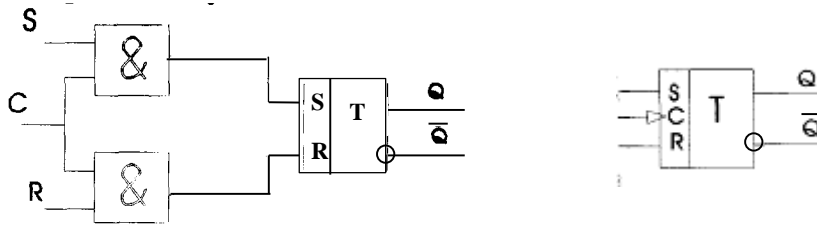


Рис 21.4 Схема синхронізованого RS-тригера і його позначення (запуск по фронту імпульса).

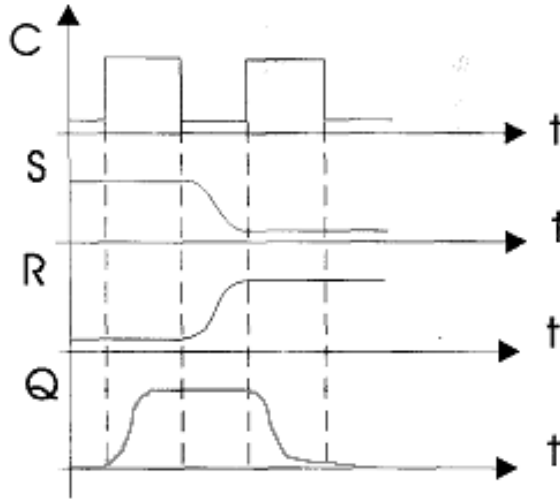
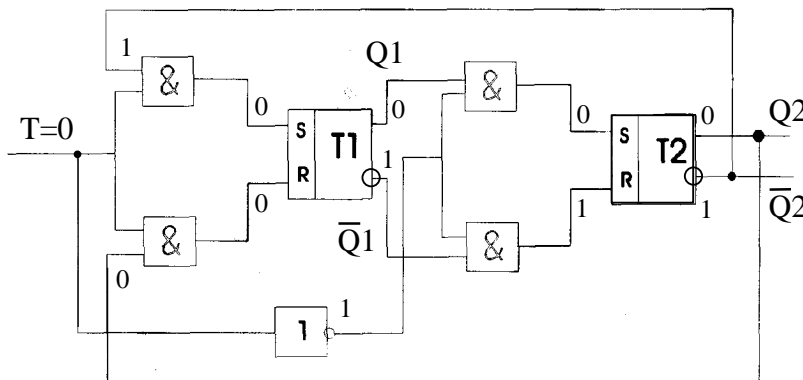


Рис 21.5 Часові діаграми роботи синхронізованого RS-тригера.

### 21.4 Лічильні тригери Т-тригери.

T-тригер це логічний пристрій із двома стійкими станами, що змінює свій стан на протилежний щоразу при приході імпульсу запуску.

У T-тригерах іноді використовують лінію затримки. Лінія затримки потрібна для того, щоб при триваючому імпульсі T-тригер не змінював свого стану. Для побудови T-тригерів використовують синхронізовані RS-тригера (рис.21.6) і зворотній зв'язок. Якщо на вході  $T=0$ , то тригер T2 повторює стан T1. При  $T1=1$  тригер T1 приймає інформацію, а T2 в байдужому стані бо в нього  $S=R=0$ . Після закінчення імпульсу T ( $T=0$ ) тригер T2 копіює тригер T1 і переходить в новий стан.



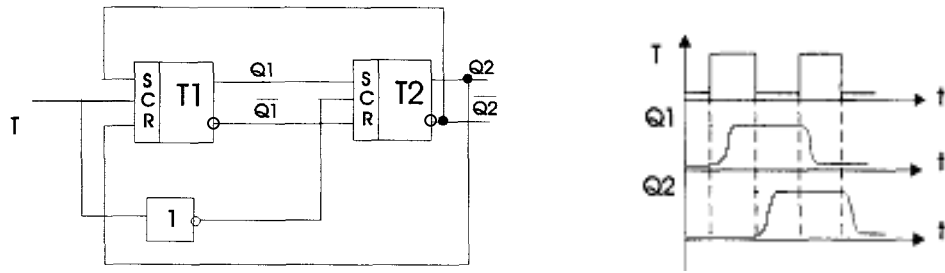


Рис 21.6. Схеми лічильного тригера на синхронізуємих RS-тригерах і часові діаграми роботи.

Із діаграми рис 21.6. видно, що тригер ділить частоту вхідних імпульсів у два рази.

### 21.5 Тригер затримки (D-тригери).

D-тригер – тригер затримки. Його функціонування можна пояснити за допомогою рис.21.8.

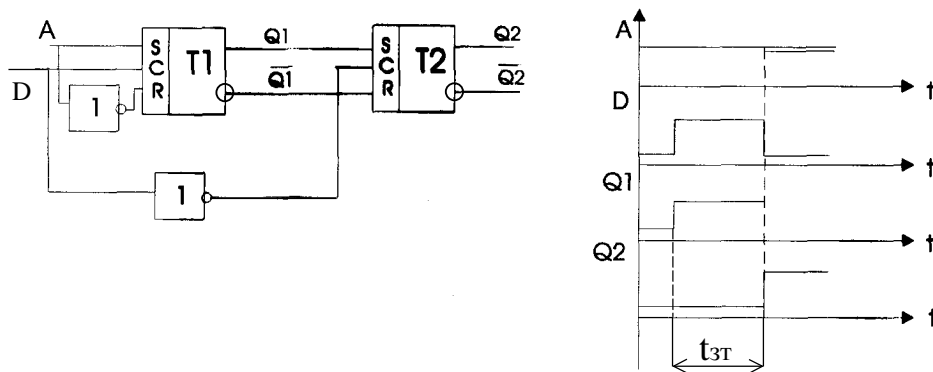


Рис 21.7. Тригер затримки і часові діаграми його роботи.

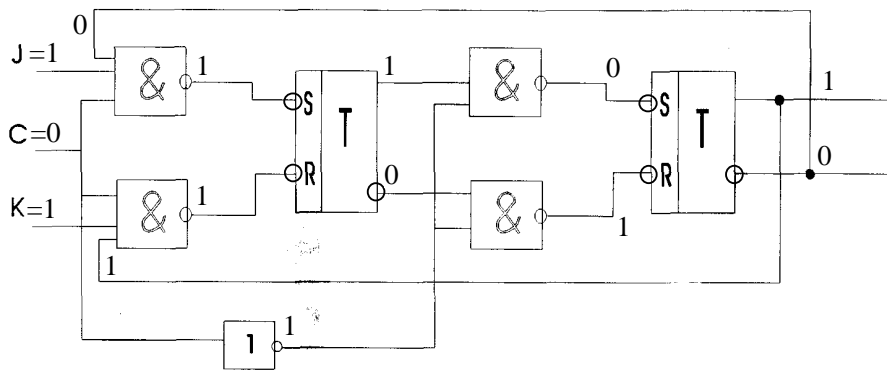
A - інформаційний вхід. D - вхід затримки.

Інформація в T1 записується в момент приходу імпульсу  $D=1$ . На виході інформація з'являється лише після закінчення імпульсу D. Час затримки  $t_{зт}$  появи інформації на виході дорівнює тривалості імпульсу D.

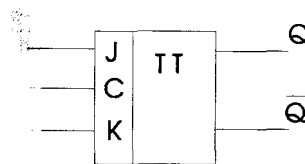
### 21.6 Універсальний тригер (JK-тригери).

JK-тригер – це універсальний тригер, який не тільки дає змогу будувати різні типи тригерів, а й істотно спростили структуру цифрових пристроїв (наприклад, лічильників, регістрів).

На рис 21.8 зображена схема JK-тригера з застосуванням двох інверсних RS-тригерів, які функціонують за методом “Майстер-помічник”, тобто  $T_2$  з затримкою копією стан  $T_1$ .



а)



б)

Рис 21.8. Універсальний тригер: схема (а), позначення (б).

Таблиця 21.3. Стани JK-тригера

	$J_n$	$K_n$	$Q_n$	$Q_{n+1}$
Стан байдужості	0	0	0	0
	0	0	1	1
Стан лічби	1	0	0	1
	1	0	1	1
	0	1	0	0
	0	1	1	0
Стан лічби	1	1	1	0
	1	1	0	1

Для того щоб отримати із JK-тригера RS-тригер необхідно розуміти, що  $J=S$ ,  $K=R$ , а вхід  $C=1$ .

Щоб отримати синхронізуємий RS-тригер необхідно вважати, що  $J=S$ ,  $K=R$ , а на  $C$  подавати імпульси синхронізації.

Для переведення JK-тригера в лічильний стан (Т-тригер) необхідно забезпечити, щоб  $J=K=1$ , а на вхід  $C$  подавати імпульси лічби.

D-тригер із JK-тригера отримують за схемою рис.21.9.

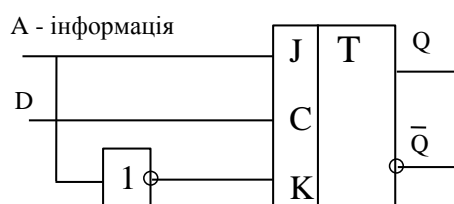


Рисунок 21.9. JK-тригер в режимі D-тригера

## 21.7 Контрольно – навчальний тест до лекції 21.

### Питання 21.1

При подаванні сигналу  $R=1$ ;  $S=0$ , RS-тригер устанавлюється в стан:

### Питання 21.2

Коли у синхронних тригерах допускається змінювати інформаційні сигнали?

### Питання 21.3

Заборонена комбінація у синхронного RS-тригера – це:

### Питання 21.4

Інформація, яка подається на входи R і S синхронізованого RS-тригера, записується в тригер тільки при:

### Питання 21.5

В T-тригері лінія затримки необхідна для того, щоб:

### Питання 21.6

Для побудови T-тригера використовують:

### Питання 21.7

T-тригер ділить частоту:

### Питання 21.8

Який з перерахованих тригерів є тригером затримки?

### Питання 21.9

Для того, щоб із JK отримати T-тригер, необхідно:

### Питання 21.10

Для того, щоб із JK-тригера отримати синхронізований RS-тригер, необхідно:

### Вибір правильної відповіді:

- 1 – нульовий
- 2 – заборонений
- 3 – одиничний

### Вибір правильної відповіді:

- 1 – коли під впливом тактового імпульсу тригер змінює свій стан
- 2 – коли тактові імпульси блокують вхідні ланцюги і запобігають зміні стану тригера
- 3 – не допускається змінювати інформаційні входи

### Вибір правильної відповіді:

- 1 – 11
- 2 – 00
- 3 – 10

### Вибір правильної відповіді:

- 1 –  $C=0$
- 2 –  $C=1$
- 3 – відсутності C

### Вибір правильної відповіді:

- 1 – тригер T2 повторював тригер T1
- 2 – при триваючому імпульсі тригер не змінював свого стану
- 3 – тригер мав змогу приймати інформацію

### Вибір правильної відповіді:

- 1 – синхронізований RS-тригер і зворотній зв'язок
- 2 – D-тригер і зворотній зв'язок
- 3 – RS-тригер і зворотній зв'язок

### Вибір правильної відповіді:

- 1 – не ділить частоту
- 2 – у три рази
- 3 – у два рази

### Вибір правильної відповіді:

- 1 – D-тригер
- 2 – T-тригер
- 3 – RS-тригер

### Вибір правильної відповіді:

- 1 –  $J=S$ ,  $K=R$ ,  $C=1$
- 2 –  $J=S$ ,  $K=R$ , C – імпульс лічби
- 3 –  $J=K=1$ , на вхід C – імпульс лічби

### Вибір правильної відповіді:

- 1 –  $K=R$ ,  $J=S$ , C – імпульс синхронізації
- 2 –  $J=S$ ,  $K=R$ ,  $C=0$
- 3 –  $J=S$ ,  $K=R$ , C – імпульс лічби

