

## **Лекція 27**

### **Мультиплектори і демультіплектори**

**Мета лекції:** вивчити побудову функціонування та характеристики мультиплекторів і демультіплекторів.

**План лекції:**

- 27.1 Мультиплектори
- 27.2 Каскадування мультиплекторів
- 27.3 Застосування мультиплекторів
- 27.4 Демультіплектори
- 27.5 Каскадування демультіплекторів
- 27.6 Мультиплектори аналогових сигналів
- 27.7 Контрольно – навчальний тест до лекції 27

### 27.1 Мультиплектори

Мультиплектори – це керовані кодом перемикачі декількох інформаційних входів(D) до спільного виходу(Q). Вибір входу здійснюється за допомогою двійкового цифрового коду який подається на входи адреси (A), і визначає номер входу(D) який з'єднується з виходом. Існують мультиплектори на 2, 4, 8 і 16 інформаційних входів. На рис. 27.1 наведено приклад мультиплектора, який має 4 інформаційні входи(D0-D3) і відповідно 2 адресні входи (A0, A1).

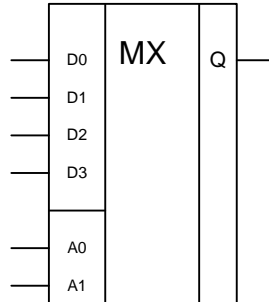


Рис. 27.1 Позначення 4-х каналного мультиплектора.

Таблиця істиності для 4-х каналного мультиплектора:

<i>A1</i>	<i>A0</i>	<i>Q</i>
<i>0</i>	<i>0</i>	<i>D0</i>
<i>0</i>	<i>1</i>	<i>D1</i>
<i>1</i>	<i>0</i>	<i>D2</i>
<i>1</i>	<i>1</i>	<i>D3</i>

Запишемо булеву функцію:

$$Q = D0\overline{A1}\overline{A0} + D1\overline{A1}A0 + D2A1\overline{A0} + D3A1A0$$

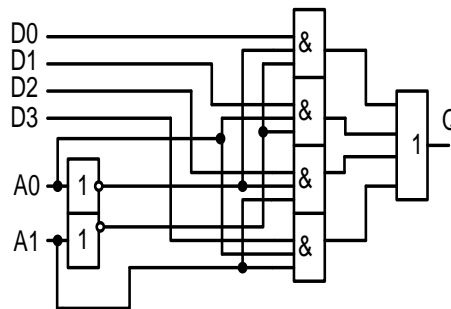


Рис. 27.2 Принципова схема 4-х каналного мультиплектора

### 27.2 Каскадування мультиплекторів

Для збільшення кількості інформаційних входів використовують багатоступінчате вмикання мультиплекторів (принцип мультиплексного дерева). Для цього виходи мультиплекторів першого рівня підключають до входів мультиплекторів другого рівня. Таким чином, мультиплектори першого рівня керуються молодшими розрядами адресного слова, другого рівня – старшими розрядами.

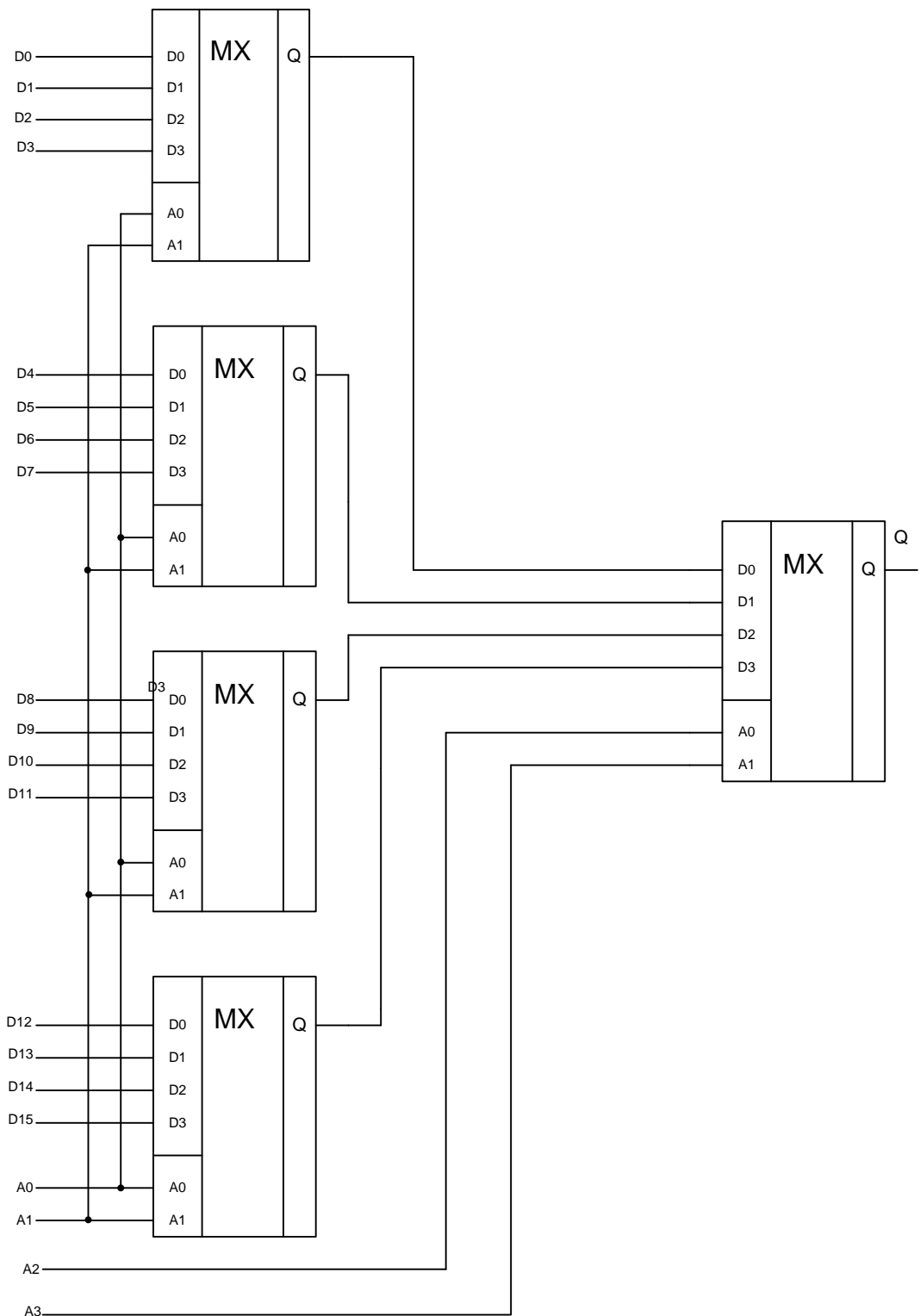


Рис. 27.3 Приклад мультиплексного дерева.

На рис. 27.3 наведено приклад побудови мультиплексора на 16 входів використовуючи 4-х каналні мультиплексори. Мультиплексор другого рівня, керуючись входами адреси A2, A3, підєднує до виходу один з 4-х мультиплексорів першого рівня, який в свою чергу, відповідно до входів адреси A0, A1 (які є спільними для мультиплексорів першого рівня), підєднує до виходу один з 4-х своїх входів.

### 27.3 Застосування мультиплексорів

Мультиплектори можна застосовувати для перетворення паралельного коду в послідовний. Для цього на інформаційні входи подається паралельний код, потім послідовно змінюють код адреси.

Мультиплексор можна застосовувати для створення булевих функцій декількох змінних. Для цього аргументи функції подаються на адресні входи мультиплексора, а інформаційні входи під'єднуються до 0 або 1 відповідно до заданої функції. На рис. 27.4 зображено включення мультиплексора для створення функції 3-х змінних:

$$Y = \bar{x}_3 x_2 \bar{x}_1 + \bar{x}_3 x_2 x_1 + x_3 \bar{x}_2 \bar{x}_1 + x_3 x_2 \bar{x}_1$$

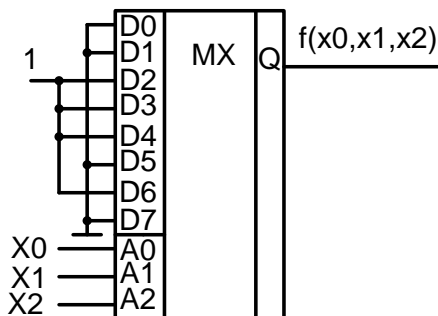


Рис. 27.4 Приклад реалізації бульової функції 3-х змінних

Коли на адресні входи потрапляє код 010 (код входу D2), 011 (D3), 100 (D4), 110 (D6) на виході з'являється логічна одиниця. Таким чином на 8-и каналному мультиплексорі можна створити бульову функцію 3-х змінних.

Мультиплектори застосовуються для побудови генераторів послідовності логічних станів. Для цього на адресні входи мультиплексора подається двійковий код (наприклад від лічильника імпульсів), а на інформаційні входи 0 або 1 в залежності від заданої послідовності.

Розглянемо приклад побудови генератора на 8-и каналному мультиплексорі.

Для отримання імпульсної послідовності виду рис. 27.5а Необхідно на інформаційні входи мультиплексора подати 01100101 (рис. 27.5б).

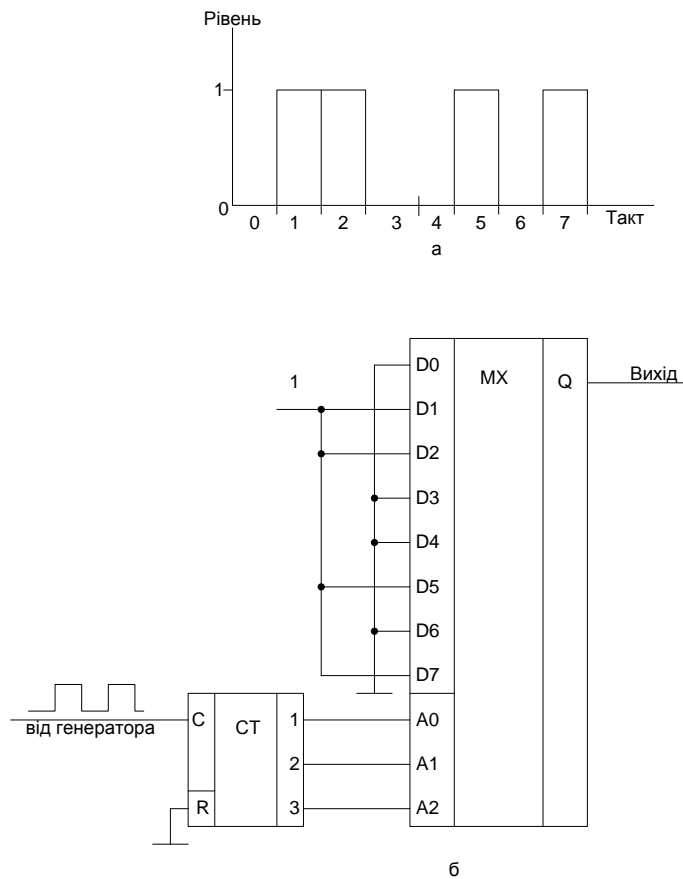


Рис. 27.5 Приклад побудови мультиплексного генератора:  
а – послідовність імпульсів; б – схема.

Для підвищення функціональних можливостей і каскадування мультиплексорів вводять додатковий сигнал управління Е (сигнал стробування), за допомогою якого можна закрити вихід мультиплексора ( $Q=0$ ), або перевести його в третій стан (стан з високим вихідним опором).

### 27.4 Демультимплексори

Демультимплексори – це керовані кодом перемикачі інформаційного входу(D) до одного з виходів(Q). Вибір виходу здійснюється за допомогою двійкового цифрового коду який подається на входи адреси (A), і визначає номер виходу(Q) який з'єднується з входом. На рис. 27.6 наведено приклад демультимплексора, який має 4 виходи(Q0-Q3) і відповідно 2 адресні входи (A0, A1).

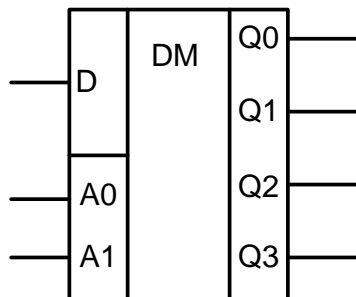


Рис. 27.6 Позначення 4-х каналного демультиплектора.

Таблиця істиності для 4-х каналного демультиплектора:

$A1$	$A0$	$Q0$	$Q1$	$Q2$	$Q3$
0	0	$D$	0	0	0
0	1	0	$D$	0	0
1	0	0	0	$D$	0
1	1	0	0	0	$D$

Запишемо булеві функції:

$$Q0 = D \cdot \overline{A1} \overline{A0}$$

$$Q1 = D \cdot \overline{A1} A0$$

$$Q2 = D \cdot A1 \overline{A0}$$

$$Q3 = D \cdot A1 A0$$

На їх основі побудуємо схему 4-х каналного демультиплектора (рис 27.7)

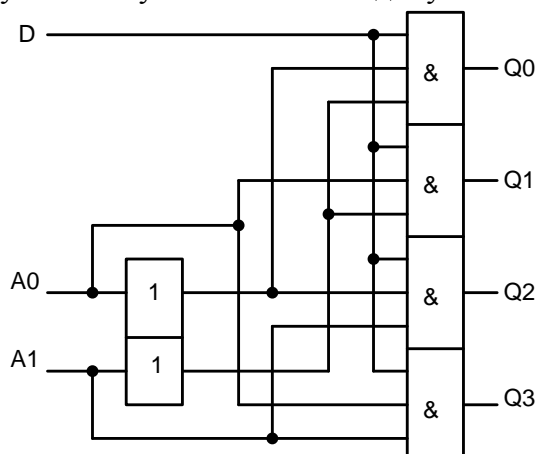


Рис. 27.7 Принципова схема 4-х каналного демультиплектора

### 27.5 Каскадування демультиплекторів

Для збільшення кількості інформаційних виходів використовують багатоступінчате вмикання демультиплекторів (аналогічно до мультиплекторів). Для цього входи демультиплекторів другого рівня підключають до виходів демультиплекторів першого рівня. Таким чином, демультиплектори першого рівня керуються молодшими розрядами адресного слова, другого рівня – старшими розрядами.

На рис. 27.8 наведено приклад побудови демультиплектора на 16 виходів з використанням 4-х каналних демультиплекторів.

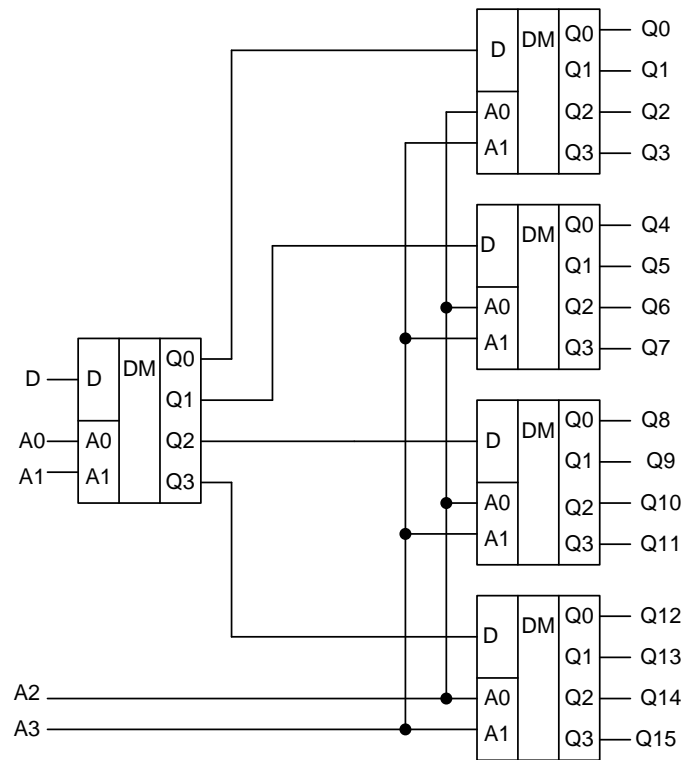


Рис. 27.8 Приклад каскадування демультиплексорів.

Демультиплексори можна застосовувати для перетворення послідовного коду в паралельний. Для цього на вхід подається послідовний код, потім послідовно змінюючи код адреси, по черзі отримуємо на відповідних виходах розряди паралельного коду.

### 27.6 Мультиплексори аналогових сигналів

Такі мультиплексори будуються з використанням ключів на польових транзисторах і здатні передавати як аналогові сигнали різного рівня напруги так і цифрові.

На рис. 27.9 зображено мультиплексор фірми Analog Devices типу ADG408.

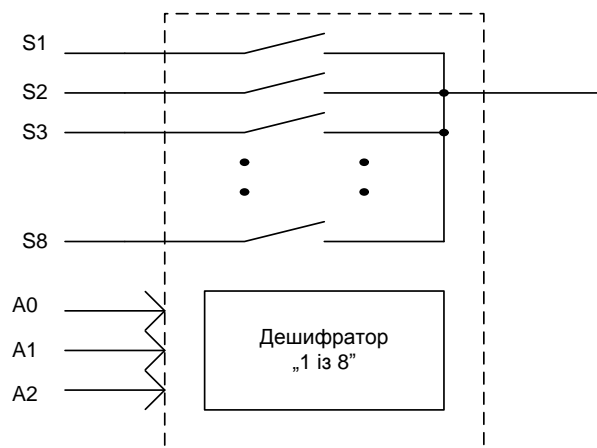


Рис. 27.9 Мультиплексор ADG408

Він представляє собою набір ключів на польових транзисторах (входи S1-S8) і схеми управління – дешифратор на 3 входи (A0-A2).

ADG408 має такі характеристики: залишковий опір відкритого ключа  $\leq 100 \text{ Ом}$ , витік струму закритого ключа  $< 1 \text{ нА}$ , час затримки передачі сигналу  $\approx 250 \text{ нс}$ .

Такий мультиплексор можна використовувати в оберненому режимі, тобто як демультимплексор аналогових сигналів.

Такі пристрої застосовуються для комутації сигналів датчиків в інформаційно – вимірювальних системах, для побудови генераторів сигналів і т.д.

Для прикладу побудуємо генератор періодичного сигналу (рис. 27.10). Для цього необхідно на входи мультиплексора подати напруги 0В, 2.5В, 4В, 5В в послідовності вказаній на графіку.

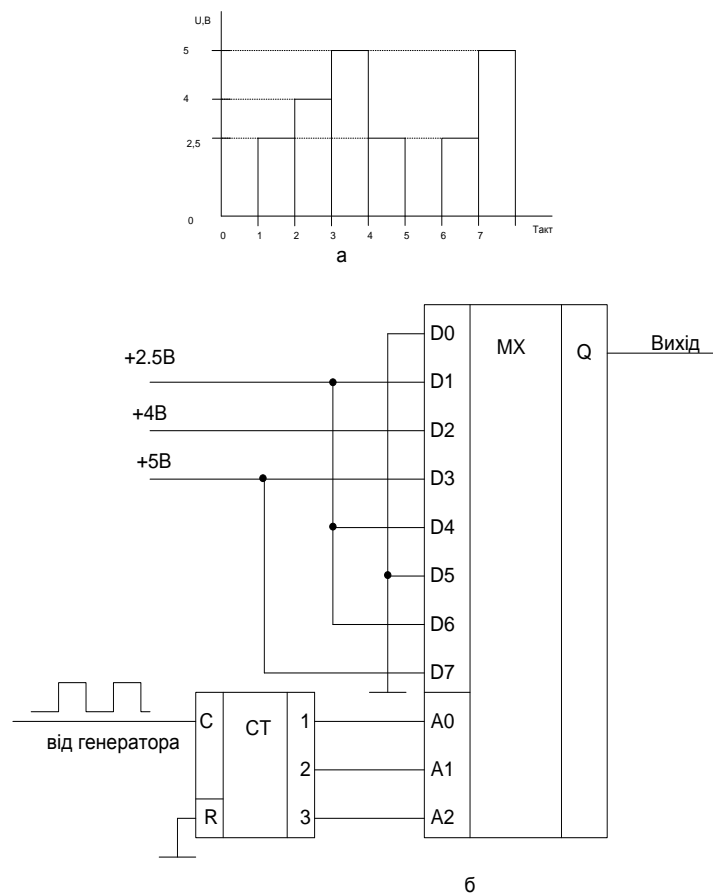


Рис. 27.10 Приклад побудови генератора періодичних сигналів:  
а – послідовність імпульсів, б – схема

На рис. 27.11 наведена схема цифрового мультиплексора типу 155КП2 та його характеристики.

Має спільні адресні входи A0,A1

При E1 = 1 перший мультиплексор блокується і Q1=0;

При E2 = 1 блокується другий мультиплексор і Q2=0;

Час затримки розповсюдження сигналу від



входу до виходу, після подачі коду A0A1  
складає 35нс.

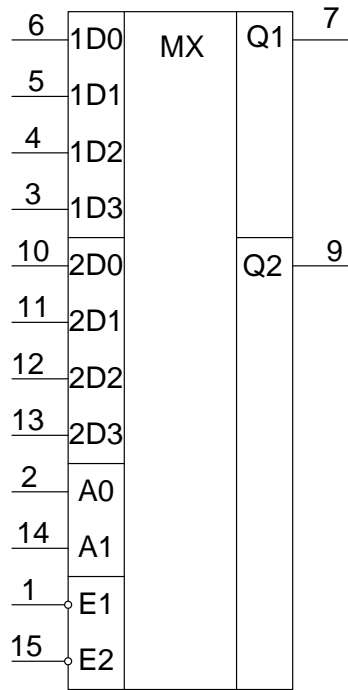


Рис. 27.11 Здвоєний 4-х каналний мультиплексор 155КП2