

Лекція 33

Пристрої постійної пам'яті

Мета лекції: вивчити будову і принцип дії пристроїв постійної пам'яті.

План лекції:

33.1 Загальні характеристики пристроїв постійної пам'яті (ППП).

33.2 Масочні ППП.

33.3 Програмовані ППП.

33.4 Репрограмовані ППП.

33.5 Контрольно-навчальний тест до лекції 33.

33.1 Загальні характеристики пристроїв постійної пам'яті

Пристрої постійної пам'яті (ППП), призначені для зберігання стандартних підпрограм, різних констант та іншої постійної інформації для роботи ЕОМ, яка залишається незмінною протягом усього часу роботи пристрою. Ця інформація не зникає при відсутності напруги живлення. Тому в ППП можливий тільки режим зчитування інформації, причому зчитування не супроводжується її руйнуванням. У них існує жорстка залежність між кодом адресу і вихідними даними.

Вони більш дешеві, простіші, надійніші, оскільки відсутні схеми запису та відновлення інформації. Час читання даних значно менший відносно пристроїв оперативної пам'яті (ПОП).

Клас ППП не однорідний і може бути розбитий на декілька самостійних підкласів. Однак усі ці класи використовують один і той же принцип представлення інформації. Інформація в ППП представляється у вигляді наявності чи відсутності з'єднання між шинами адресу (ША) і даних. У цьому розумінні запам'ятовуючий елемент (ЗЕ) ППП подібний до ЗЕ динамічного ПОП, в якому конденсатор пам'яті C_{II} або закорочений, або виключений зі схеми.

Проілюструємо цей принцип на простому прикладі. На рис. 33.1 наведена схема найпростішого ППП з організацією 4×8 . Вона включає дешифратор з двома адресними шинами, вісім баластних резисторів $R_{\delta 0} - R_{\delta 7}$ вихідних шин і діоди, число яких дорівнює числу логічної 1 в інформаційних словах, записаних в ППП.

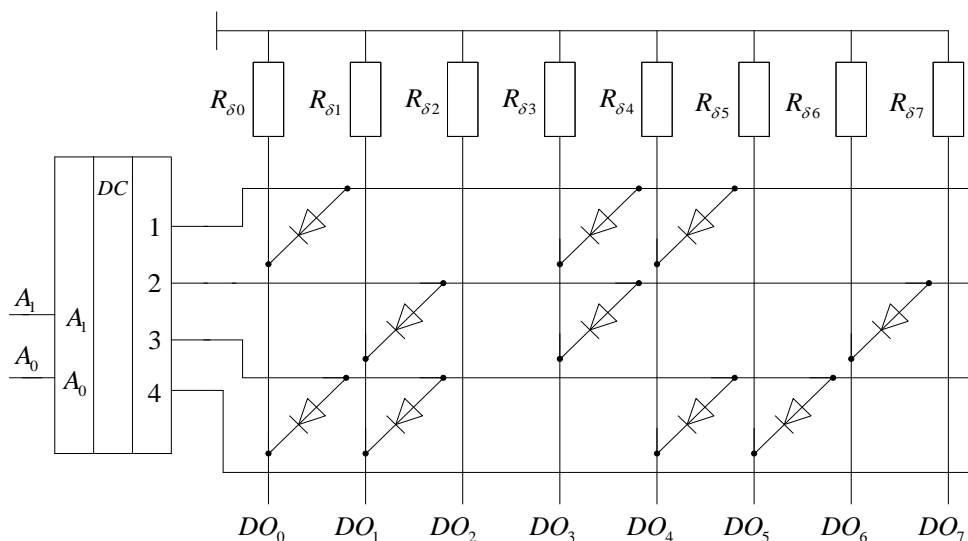


Рис. 33.1. Схема ППП з організацією 4×8 .

Робота ППП зводиться до наступного. Після появи на виході дешифратора напруги високого рівня при наявності зв'язку через діод між ША і ШД, ця напруга прикладається до відповідного баластного резистора, що в позитивній логіці сприймається як поява на шині сигналу логічної 1. При відсутності зв'язку струм через відповідний резистор не протікає, що при цих же припущеннях класифікується як сигнал логічного 0. Інформація, записана таким чином в ППП, рис. 33.1, відповідає наступній таблиці істинності (табл. 1).

Таблиця 33.1. Таблиця дійсності ППП

A ₁	A ₀	DO ₀	DO ₁	DO ₂	DO ₃	DO ₄	DO ₅	DO ₆	DO ₇
0	0	1	0	0	1	1	0	0	0
0	1	0	1	0	1	0	0	1	0
1	0	1	1	0	0	1	1	0	0
1	1	0	0	0	0	0	0	0	0

Слід відмітити, що ППП зберігають інформацію у вигляді багаторозрядних слів і тому їх структура будується за принципом одномірної адресації. При цьому, якщо розрядність збереженого в ППП інформаційного слова перевищує розрядність необхідного вихідного слова, на виході матриці запам'ятовуючих елементів використовуються додаткові селектори вихідного слова.

За способом занесення інформації ППП поділяють на:

- 1). масочні;
- 2). програмовані користувачем (ПППП);
- 3). репрограмовані (РППП).

33.2 Масочні пристрої постійної пам'яті

До масочних відносять ППП, інформація в які записується безпосередньо у процесі їх виготовлення. Сама назва даного підкласу пристроїв пов'язана з технологічним процесом їх виготовлення. Відомо, що нанесення "малюнка" структури на відповідний напівпровідниковий матеріал виконується за допомогою декількох послідовних циклів фотолітографії (проекціювання малюнка через фотошаблон, який називається маска). При цьому окремі елементи

формуючих напівпровідникових пристроїв виконуються з використанням різноманітних масок, наприклад, колекторні та емітерні переходи біполярних або виводи стоку і виток польових транзисторів.

Перш за все виготовляються усі фотошаблони, які забезпечують з'єднання усіх ША з ШД. У цьому випадку за всіма адресами із ППП зчитується однаковий сигнал, наприклад логічна 1. Далі один із шаблонів замінюють іншим, в якому відсутні деякі області пристроїв (наприклад, колекторні переходи транзисторів), які згідно таблиці дійсності знаходяться між шинами у тих місцях, де з'єднання повинно бути відсутнім. Даний метод дозволяє для виготовлення ППП з різноманітною інформацією замінювати тільки один із фотошаблонів, що суттєво прискорює і робить дешевшим процес виготовлення.

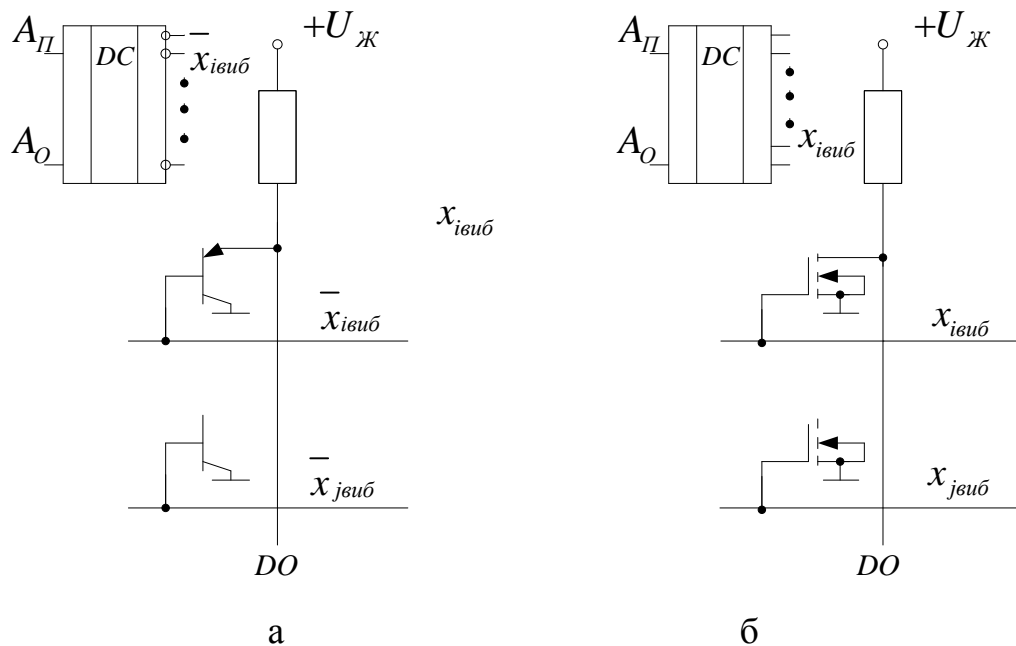


Рис. 33.2. Фрагменти масочних ППП на біполярних (а) та польових (б) транзисторах

На рис. 33.2 представлені фрагменти матриці ЗЕ масочних ППП, виготовлених з використанням біполярних і польових транзисторів. В обох випадках, якщо з'єднувальний транзистор виконаний повністю, то при появі на ША напруги активного рівня цей транзистор включається, формуючи на вихідній шині DO напругу логічного 0. Якщо відповідний транзистор в процесі виготовлення був позбавлений деяких своїх частин, поява напруги на ША не

супроводжується закороченням вихідної шини і на ній залишається напруга логічної 1.

Як випливає із опису, масочні ППП мають просту і регулярну структуру, що допускає виконання ІС, здатних зберігати більші об'єми інформації.

33.3 Програмовані пристрої постійної пам'яті (ППП)

Вони відносяться до пристроїв, які програмуються один раз безпосередньо їх користувачем. За своєю структурною схемою це пристрій з одномірною адресацією, в якому для виділення вихідного інформаційного слова необхідної довжини використовується вихідний селектор (рис. 33.3).

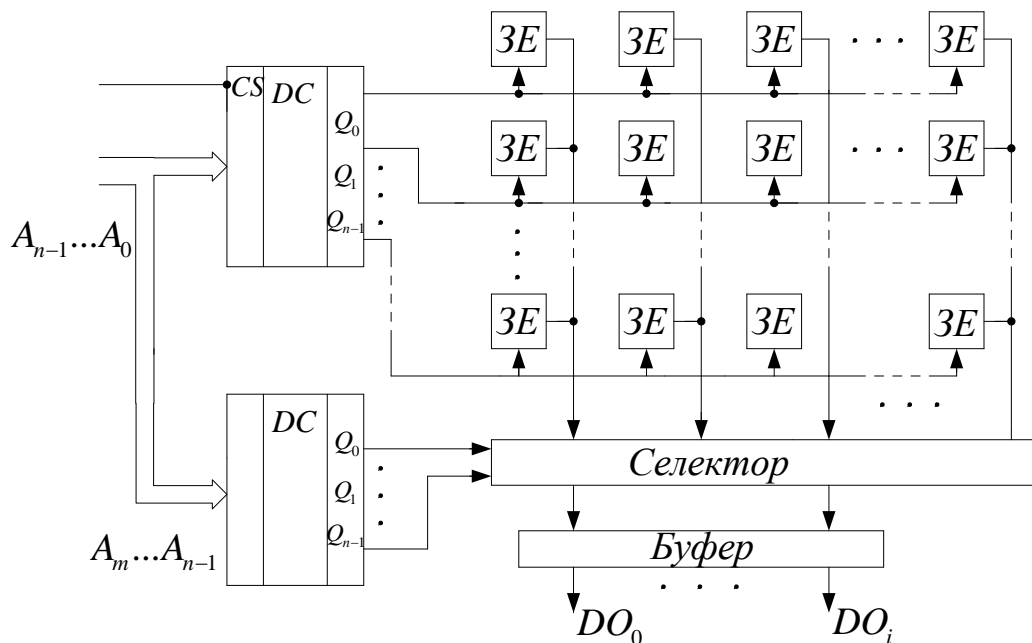


Рис. 33.3. Структурна схема програмованого ППП

Спочатку за всіма адресами таких ІС записані сигнали або логічного 0, або логічної 1. Користувач на власний розсуд перезаписує за необхідними адресами відмінні від початкових логічні константи. Фізично, процес запису виконується шляхом руйнування (перепалювання) спеціально для цього передбачених перемичок між шинами дешифрованої адреси і вихідними виводами. Такі перемички виготовляють з ніхрому, полікремнія або титаната вольфрама и мають власний опір до декількох десятків Ом. Перемичка зазвичай включається в емітерний ланцюг транзистора. При програмуванні для руйнування такої

перемички через транзистор достатньо пропустити імпульс струму у 20...30 мА при тривалості в 1 мс.

У нормальному режимі роботи струм схеми суттєво менший від необхідного для програмування. Тому записана в ЗЕ інформація при зчитуванні не руйнується.

Імпульс струму запису формується шляхом короткочасного зростання напруги живлення ЗЕ до необхідного для перепалювання перемички значення. Записана таким чином інформація не може бути змінена, за виключенням випадків, в яких необхідно змінити інформацію у раніше не змінених адресах.

Схемотехнічну реалізацію викладеного принципу побудови ППП розглянемо на прикладі схеми, показаної на рис. 33.4, на якій представлено фрагмент виконання матриці ЗЕ разом з вихідним селектором.

Даний ППП має організацію 256×4 . Матриця ЗЕ складається з 32 рядків і 32 стовбців. Відповідно до цього дешифратор адресу керується 5-розрядним адресним словом і має 32 виходи вибірки. При цьому з кожного адресу матриці зчитується 32-розрядне інформаційне слово. Для виділення з нього 4-розрядного вихідного слова необхідно ще три розряди адресу ($32/4=8=2^3$). Таким чином для роботи з таким ППП необхідно 8-розрядне адресне слово.

Елементарний ЗЕ такого ППП складається з транзистора VT_{ij} , в емітерне коло якого увімкнена плавка перемичка P_{ij} . Базові виводи транзисторів, які формують рядок матриці ЗЕ, підключені до відповідного виводу дешифратора, на якому в початковому стані присутній сигнал логічного 0. Колектори усіх транзисторів ЗЕ під'єднані до виводу джерела живлення, а емітери через плавкі перемички – до входу селектора, сформованого транзисторами $VT_0 - VT_7$. Вихідний каскад селектора виконаний з використанням восьмиемітерних транзисторів $VT_{DO_0}, \dots, VT_{DO_3}$.

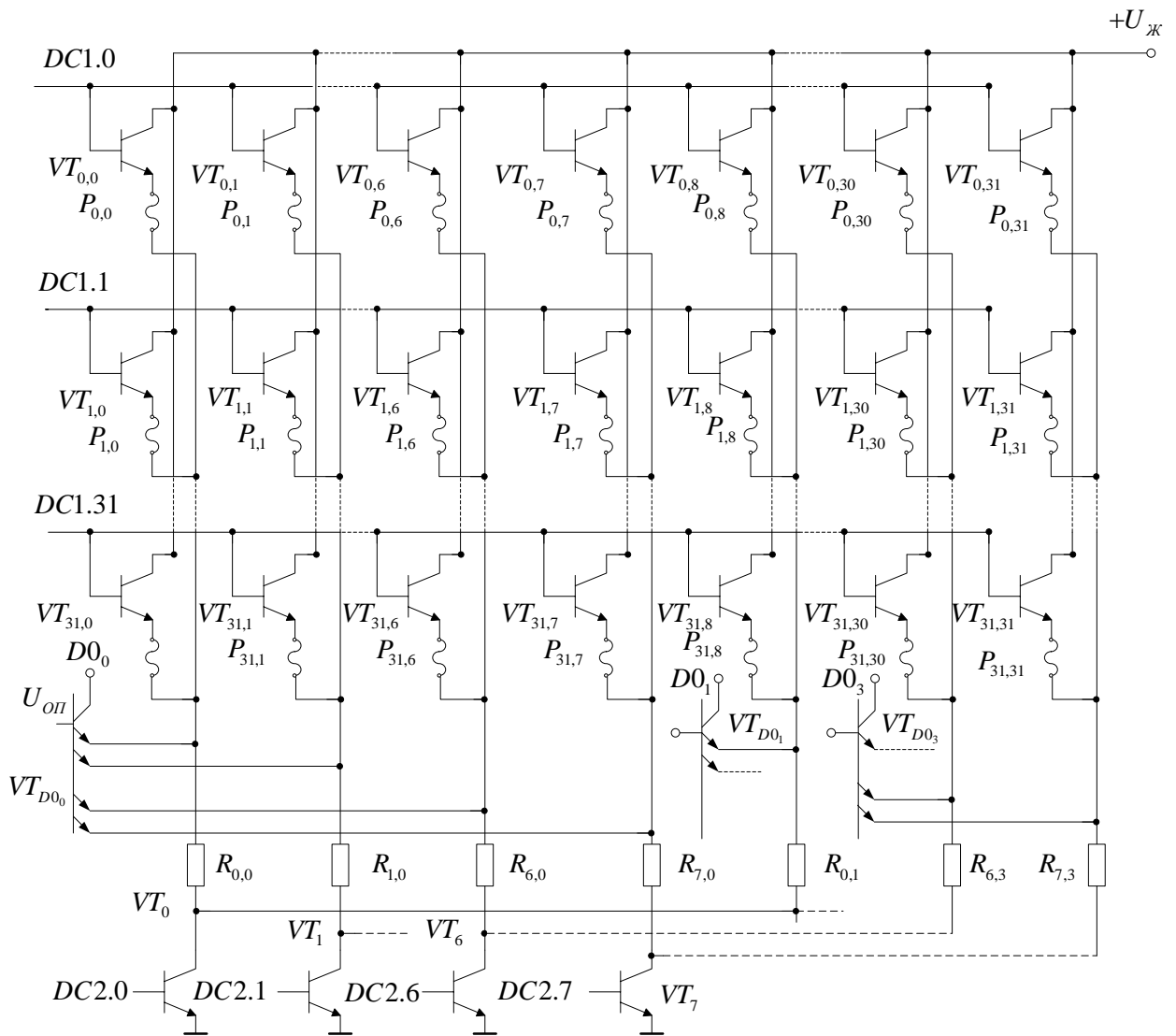


Рис. 33.4. Фрагмент принципової електричної схеми програмованого ППП

Розглянемо роботу схеми в режимі зчитування інформації. Припустимо, що на входних шинах DC1.0 и DC2.0 відповідно дешифраторів адреса (DC1) і селектора (DC2) присутня напруга високого рівня, а перемички в емітерних колах усіх транзисторів ЗЕ з номерами, починаючи з $j=16$, ($VT_{0.16}$, $VT_{0.17}$, $VT_{0.31}$, $VT_{1.16}$, і т. д.), зруйновані. Висока напруга, присутня на шині DC_{1.0}, намагається наситити усі транзистори нульового рядка $VT_{0.0}$, $VT_{0.1}$, ..., $VT_{0.31}$ матриці ЗЕ. Висока напруга виводу DC_{2.0} насичує транзистор VT_0 вихідного селектора. В цьому випадку струм буде протікати в емітерних колах тільки тих транзисторів, в яких, по-перше, не порушена плавка перемичка і, по-друге, сигналом з дешифратора DC2 насичений

відповідний транзистор селектора, тобто в колах транзисторів $VT_{0.0}$ і $VT_{0.8}$. В емітерних колах транзисторів $VT_{0.16}$ і $VT_{0.24}$ струм протікати не буде, так як в цих колах зруйновані плавкі перемички, а емітерні кола інших транзисторів рядка відключені від загальної шини зачиненими транзисторами VT1-VT17.

Емітерні струми транзисторів $VT_{0.0}$ і $VT_{0.8}$ створюють на резисторах $R_{0.0}$ і $R_{0.1}$ падіння напруг, яке перевищує постійно прикладене до базових виводів вихідних транзисторів $VT_{DO_0}, \dots, VT_{DO_3}$ селектора напруги U_{OP} . Емітерні переходи транзисторів VT_{DO_0} і VT_{DO_1} зміщені в протилежному напрямку і тому напруга на їх колекторах повністю визначається зовнішніми колами. Якщо вихідні виводи DO_0 і DO_1 через відповідні резистори підключені до виводу джерела живлення, то на них буде присутня напруга високого рівня.

Так як емітерні перемички транзисторів $VT_{0.16}$ і $VT_{0.24}$ зруйновані, то падіння напруги на резисторах $R_{0.2}$ і $R_{0.3}$ від протікання емітерних струмів цих транзисторів відсутнє. Внаслідок цього транзистори VT_{DO_2} і VT_{DO_3} насичені напругою U_{OP} , і при тих же умовах підключення на вихідних виводах DO_2 і DO_3 присутня напруга низького рівня.

Таким чином, в розглянутій схемі присутність перемички відповідає зчитуванню за указаною адресою напруги високого рівня, а при відсутності перемички – напруги низького рівня.

Для запису інформації в розглянутій схемі використовують ті ж виводи, що і для зчитування. Так як в початковому стані за всіма адресами зчитується напруга високого рівня, процес запису інформації розглянемо на прикладі запису сигналу низького рівня.

Припустимо, що як і в попередньому випадку, на вхід ІС подана адреса, яка вибирає з матриці ППП елементи на транзисторах $VT_{0.0}$, $VT_{0.8}$, $VT_{0.16}$, і $VT_{0.24}$. При цьому на вихідні виводи DO_0 і DO_1 подана низька, а на виводи DO_2 і DO_3 – висока напруга. Під дією напруги U_{OP} , емітерні переходи транзисторів $VT_{DO_0}, VT_{DO_1}, VT_{DO_2}$ і VT_{DO_3} зміщуються в прямому напрямку. При цьому так як

напруга на виводах DO_2 і DO_3 має високий рівень, на резисторах $R_{0.2}$ і $R_{0.3}$ створюється падіння напруги від струму, протікаючого від зовнішнього виводу. Падіння напруги на резисторах $R_{0.0}$ і $R_{0.1}$ внаслідок того, що зовнішня напруга на виводах DO_0 і DO_1 дорівнює нулю, відсутнє.

Якщо в цьому випадку підвищити напругу живлення, то в емітерних колах транзисторів $VT_{0.0}$ і $VT_{0.8}$ потечуть струми, достатні для руйнування цих емітерних перемичок. В колах транзисторів $VT_{0.16}$ і $VT_{0.24}$ протікаючий струм буде обмежений дією в цих емітерних колах напруг на резисторах $R_{0.2}$ і $R_{0.3}$ від протікання струму відповідних вихідних виводів. Тому перемички в емітерних колах транзисторів $VT_{0.16}$ і $VT_{0.24}$ не будуть зруйновані. При наступному зчитуванні з виводів DO_0 і DO_1 будуть отримані низькі, а з виводів DO_2 і DO_3 – високі напруги. Таким чином, запис інформації призводить до неповоротних змін в ІС і тому може бути виконаний тільки один раз.

На рис. 33.5 наведено умовне графічне позначення ПППП типу 556РТ16. Організація даного ПППП $8K \times 8$. При виготовленні використана технологія ТТЛШ. Час вибірки адреса 85нс.

33.4 Репрограмовані пристрої постійної пам'яті (РППП)

Репрограмовані ПППП по суті є електростатичним ПП. Логіка побудови їх ЗЕ подібна до логіки ЗЕ динамічного типу ПОП. Відмінність у тому, що безпосередньо носієм інформації в них є не конденсатор, а спеціалізований МДН-транзистор. В залежності від типу цього транзистора відрізняють два види РППП:

- а) пристрої, які використовують в якості елемента пам'яті так званий транзистор з “плаваючим затвором”;
- б) пристрої, які використовують в якості елемента пам'яті МДН-транзистор з двошаровим діелектриком – МНОН-транзистор.

Загальним для обох видів є окрім швидкого зчитування раніше записаної інформації здатність її неодноразового перезапису. Однак перезапис інформації вимагає видалення ІС РППП з пристрою і використання спеціалізованого

обладнання. Сам процес перезапису займає часовий інтервал, який на багато порядків перевищує час її зчитування. Відмінність цих двох типів РППП полягає в різних способах програмування.

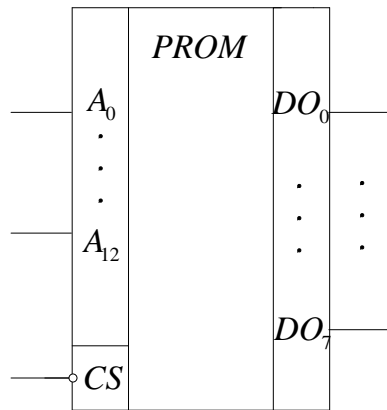


Рис. 33.5. Умовне позначення ІС ПППП типу 556РТ16

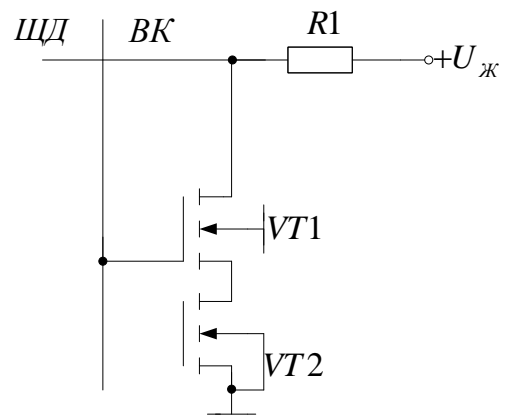


Рис. 33.6. Елементарний ЗЕ РППП з одновимірною адресацією

Типова схема ЗЕ РППП з одновимірною адресацією наведена на рис. 33.6. Транзистор VT1 слугує для вибору по сигналу з вихода дешифратора адреса відповідного транзистора пам'яті ЗЕ – VT2. ШД через обмежувальний резистор R1 під'єднана до виводу джерела живлення. При відкритті транзистора VT1 протікання струму у колі його стоку залежить від стану транзистора VT2. Наявність або відсутність струму класифікується як зберігання сигналів логічного 0 або логічної 1. Завжди, якщо струм у колі стоку VT2 протікає, вважають, що в комірку був записаний сигнал логічного 0, якщо струм відсутній – логічної 1.

Розглянемо структуру і спосіб перезапису інформації в транзистор з “плаваючим” затвором. Своєю назвою МДН-транзистор з “плаваючим” затвором винен властивостям внутрішньої структури. Це звичайний МДН-транзистор, у якого затвор представляє з себе провідящу область (включення), ізольовану від інших частин пристрою шаром діелектрика (рис. 33.7). Відсутність яких-небудь зв'язків дозволяє затвору довгий час зберігати достатньо великий електричний заряд. Під дією цього заряду в n-напівпровіднику формується провідящий канал. Якщо на затворі присутній заряд, то через транзистор може протікати деякий струм (транзистор відкритий). Якщо заряд на затворі відсутній, то струм стоку

транзистора дорівнює нулю (транзистор закритий). Це може бути розцінено як присутність сигналу логічного 0 і логічної 1.

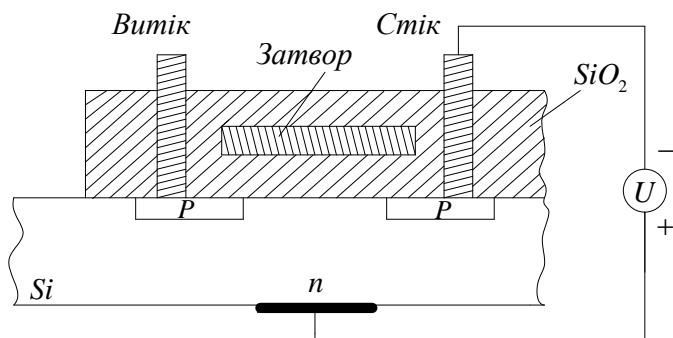


Рис. 33.7. Пристрій МДН-транзистора з “плаваючим” затвором

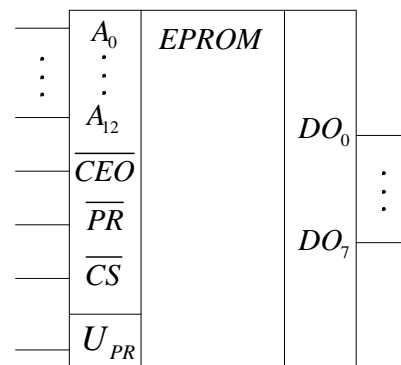


Рис. 33.8. Умовне позначення ІС РППП типу 573РФ6А

Процес запису інформації в транзистор з плаваючим затвором поділяється на два етапи: стирання раніше записаної інформації; запис нової інформації.

На першому етапі поверхню напівпровідникового матеріалу з розташованими на ній транзисторами певний час (приблизно 15...20 хв) опромінують ультрафіолетовими променями. При цьому іде видалення раніше існуючого на затворах транзистора заряду. За цією причиною даний тип РППП називають ще ППП з ультрафіолетовим стиранням.

На другому етапі для запису нової інформації р-n-переход, який створений стоком транзистора і “підкладенкою”, зміщають в протилежному напрямі. При цьому прикладена напруга повинна бути достатньою для електричного пробую переходу. Частина носіїв заряду, які виникли внаслідок пробую, мають енергію, достатню для подолання енергетичного бар’єру між напівпровідником та діелектриком. Інжектвані в діелектрик носії заряду дрейфують у напрямку до “плаваючого” затвору і, затримуючись ними, формують заряд останнього. Із-за імовірного характеру інжекції носіїв, накопичений заряд пропорційний часу запису.

Більш складну структуру: метал – нітрид кремнію – оксид – напівпровідник має МНОН-транзистор. Між металевим затвором і напівпровідником знаходяться два різних шари діелектрика. В таких структурах на межі розділу між шарами

діелектрика може існувати електричний заряд, дія якого на провідність транзистора аналогічна дії заряду “плаваючого” затвору. Запис інформації в комірки на МНОН-транзисторах протікає таким самим чином, як і в комірки на транзисторах з плаваючим затвором. Однак вони вигідно відрізняються від вищеописаних можливістю електричного стирання інформації.

Слід зазначити, що з плином часу електричний заряд в транзисторах ЗЕ обох видів зменшується. Тому з часом інформація в таких ППП губиться.

Вартість РППП значно вища, ніж масочних ППП. Тому РППП знаходять застосування в процесі налагоджування та тимчасової експлуатації електронних пристроїв, коли велика ймовірність заміни записаної в них інформації. В наступному РППП змінюють на більш дешеві види ППП.

На рис. 33.8 наведено умовне графічне позначення ІС РППП з ультрафіолетовим стиранням типу 573РФ6А. Схема має організацію $8K \times 8$. Гарантований час зберігання інформації при підключеному джерелі живлення не менше 20 000 год. Гарантований час зберігання інформації без підключення джерела живлення складає до 5 років. Гарантоване число перепрограмувань – до 25.

Інтегральна схема має 13 адресних входів ($A_{12} \dots A_0$), 8 виводів входів-виходів даних (DO_7, \dots, DO_0), вивід вибору ІС (\overline{CS}), вивід дозволу по входу (\overline{CEO}), вивід сигналу програмування \overline{PR} і вивід для підключення напруги програмування U_{PR} .

33.5 Контрольно-навчальний тест до лекції 33

Питання 33.1

Чому ППП дешевші, простіші, надійніші?

Вибір правильної відповіді

- 1 – великий час читання даних;
- 2 – відсутні схеми запису та відновлення інформації;
- 3 – мале споживання енергії.

Питання 33.2

Як треба під'єднати діод у схемі 33.1,

Вибір правильної відповіді

- 1 – між $R_{\delta 2}$ і шиною 4 дешифратора;

щоб при адресному коді 11 на виході

ППП з'явився код $DO_0 \div DO_7 =$

$= 00000010$?

Питання 33.3

Як формується пам'ять у масочних ППП?

Питання 33.4

У яких з існуючих типів ППП запис інформації здійснюється безпосередньо в процесі виготовлення?

Питання 33.5

Як програмуються однократно програмовані ППП?

Питання 33.6

Для схеми рис. 33.4 наявність перемички відповідає зчитуванню за указаною адресою

2 – між $R_{\delta 6}$ і шиною 4 дешифратора;

3 – між $R_{\delta 1}$ і шиною 3 дешифратора;

Вибір правильної відповіді

1 – під'єднанням чи не під'єднанням транзистора до шиши DO;

2 – під'єднанням дешифратора до напруги живлення $U_{ж}$;

3 - під'єднанням або не під'єднанням бази (затвора) транзистора до резистора шини DO;

Вибір правильної відповіді

1 – масочних;

2 – програмованих;

3 – репрограмованих;

Вибір правильної відповіді

1 – перепалюванням перемичок між шинами дешифрованої адреси і вихідними виводами ППП;

2 – перепалюванням перемичок перед базою транзистора;

3 – під'єднаннями бази транзистора до дешифратора адреси.

Вибір правильної відповіді

1 – напруги низького рівня;

2 – напруги високого рівня;

3 – високоомного стану.

Питання 33.7

Який імпульс струму достатньо пропустити через транзистор для руйнації перемички при програмуванні ППП?

Питання 33.8

Як відбувається стирання інформації в РППП на МДН-транзисторах з плаваючим затвором?

Питання 33.9

Як записують інформацію в РППП на МДН-транзисторах з плаваючим затвором?

Питання 33.10

Чим кращі РППП на основі МНОП-транзисторів?

Вибір правильної відповіді

- 1 – (5-10)мА;
- 2 – (20-30)мА;
- 3 – (40-50)мА.

Вибір правильної відповіді

- 1 – електричним імпульсом;
- 2 – ультрафіолетовим промінням;
- 3 – комутацією транзисторів.

Вибір правильної відповіді

- 1 –формуванням електричного пробую на р-п переході між стоком транзистора і “підкладинкою”;
- 2 – під’єднанням додаткових транзисторів.

Вибір правильної відповіді

- 1 – менша вартість;
- 2–можливістю електричного стирання;
- 3– менший час запису інформації.