

ЛЕКЦІЯ 36

ПРОГРАМОВАНІ ЛОГІЧНІ ПРИСТРОЇ

Мета лекції: вивчити існуючі види програмованих логічних пристроїв та їх основні характеристики, призначення та застосування.

План лекції:

1. Призначення та області застосування програмованих пристроїв
2. Застосування мультиплексора як універсального логічного елементу
3. Узагальнена структурна схема програмованої логічної інтегральної схеми (ПЛІС)
4. Застосування ППП в якості ПЛІС
5. Програмована матрична логіка
6. Програмовані логічні матриці
7. Базові матричні кристали

36.1 ПРИЗНАЧЕННЯ ТА ОБЛАСТІ ЗАСТОСУВАННЯ ПРОГРАМОВАНИХ ПРИСТРОЮ (ПП)

Застосування великих інтегральних схем (далі ВІС) і надвеликих інтегральних схем (далі НВІС) у цифрових електронних пристроях дозволяв істотно поліпшити їхні експлуатаційні можливості, у першу чергу підвищити надійність і швидкодію, знизити потужність споживання і габаритні розміри, або при незмінних габаритних розмірах та споживанні значно розширити функціональні можливості апаратури. Однак розробка ВІС і НВІС - це тривалий і дорогий процес і він економічно виправданий тільки при досить великому обсязі випуску готових виробів. Підвищення спеціалізації інтегральних схем (ІС) при поліпшенні зазначених вище показників завжди вступає в протиріччя з їхньою універсальністю, що розширює їхню необхідну номенклатуру й зменшує обсяг випуску кожного окремого типоміналу. Останнє веде до подорожчання продукції.

Усунути зазначене протиріччя між спеціалізацією й універсальністю можна шляхом розробки ВІС, алгоритми роботи яких можуть бути змінені за бажанням розробника конкретної апаратури, тобто шляхом створення настроєних або програмованих логічних схем. Тут під програмованістю розуміється не здатність реалізувати заданий алгоритм обробки вхідних кодів, змінюючи програму роботи, як це робить мікропроцесор, а можливість зміни внутрішньої структури ІС таким чином, щоб вона забезпечувала реалізацію заданих функцій бульової алгебри на апаратному рівні.

При виготовленні таких ІС використовується єдиний комплекс фотошаблонів, тому з погляду виробника це - універсальні вироби. Настроювання ж даної ІС на заданий алгоритм роботи виконує безпосередньо виробник апаратури, з погляду якого дана схема виконує вузько спеціалізовані завдання. У результаті програмування в ІС вносяться оборотні або необоротні зміни в структурі, що дозволяє одержати задані властивості. Згідно з вищезазначеним, основною перевагою програмованих ЛЕ перед спеціалізованими ВІС і НВІС є малий час виготовлення ІС із наперед заданими характеристиками. При цьому береться стандартна схема і подаючи на певні входи спеціальні сигнали або з'єднуючи відповідні виходи зміщуються і параметри.

Дана перевага визначає основне призначення таких ІС - заміну груп логічних ІС малого й середнього ступеня інтеграції. За результатами закордонних досліджень залежно від рівня складності одна програмована ІС може замінити до 60 і більше ІС малого й середнього ступеня інтеграції. Отже, така заміна дозволяє в значній мірі реалізувати переваги ВІС і НВІС при низькій вартості виготовлення, що особливо важливо при невеликих обсягах випуску конкретної апаратури.

Слід зазначити, що можливість програмування ІС досягається шляхом надлишковості їхньої апаратної частини, тобто потрібне введення додаткових виходів і елементів налаштування, додавання інформаційних ланцюгів і т.д. Тому реальна швидкодія пристроїв, виконаних на програмованих ІС, їхнє споживання й характеристики будуть завжди гірше, ніж у пристроїв на спеціалізованих СБІС. Однак ці характеристики будуть значно краще аналогічних характеристик апаратури, побудованої на стандартних ІС малого й середнього ступеня інтеграції. Таке погіршення властивостей є компенсацією за здобуття багатофункціональності, що сприяє уніфікації номенклатури продукції електронної техніки. У якості найпростіших програмованих логічних інтегральних схем (ПЛІС) можуть використовуватися ІС мультиплексорів. У більш складних випадках застосовують спеціально розроблені для цієї мети ПЛІС.

36.2 ЗАСТОСУВАННЯ МУЛЬТИПЛЕКСОРА ЯК УНІВЕРСАЛЬНОГО ЛОПЧНОГО ЕЛЕМЕНТУ (ЛЕ)

Часто виникає питання чи не можна спроектувати такий універсальний або, принаймні, багатофункціональний пристрій, на якому можливо реалізувати функції бульової алгебри (далі ФБА) довільної складності або без додаткових витрат, або звівши ці витрати до мінімуму. Таке завдання, можна вирішити введенням у схему пристрою деякої функціональної надлишковості, тоді подаючи сигнали на додаткові входи можна вносити необхідні зміни в його характеристики, тобто подібний пристрій повинен містити входи налаштування. Найбільш просту реалізацію даної цілі вдається одержати з використанням ІС мультиплексора, котрий може використовуватись не лише як пристрій комутації, але й як універсальний ЛЕ. Суть використання мультиплексора в якості універсального ЛЕ полягає в тому, що його адресні входи використовуються в якості інформаційних і на них подаються аргументи відтворюваної, а інформаційні входи виконують роль налаштовувальних. При цьому на налаштовувальних входах можуть формуватися сигнали або логічні константи, або деякі допоміжні функції.

Приклад 1 На мультиплексорі $4 \rightarrow 1$ реалізувати ФБА, задану таблицею істинності (табл. 36.1).

Таблиця 36.1

X_1	x_0	$F(X)$
0	0	0
0	1	1
1	0	1
1	1	0

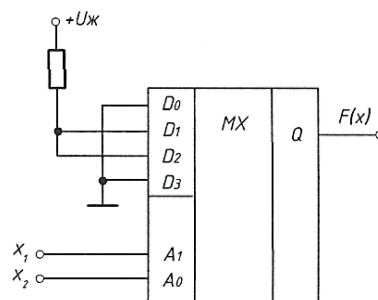


Рис. 36.1 Реалізація ФБА двох вхідних змінних на мультиплексорі

Розв'язок. Реалізація даного алгоритму наведена на рис.36.1.

З розглянутого прикладу видно, що описаний метод обмежується реалізацією функцій чотирьох змінних, тому що реально мультиплексори, що випускаються у виді ІС, мають не більше 16 інформаційних входів. Таким чином, для реалізації безлічі ФБА до чотирьох вхідних змінних можна скористатися ІС мультиплексора, що буде універсальним ЛЕ, тому що дозволяє без використання додаткових апаратних засобів реалізувати ФБА, довільного вигляду.

При необхідності реалізації ФБА більшого числа вхідних змінних можна скористатися структурою мультиплексорного дерева. Однак при невеликому числі аргументів це завдання можна виконати й іншим методом, а саме вибором сигналів настроювання не з множини $\{1,0\}$, як це було зроблено в прикладі 1, а з множини $\{1,0, x_1, \dots, x_n\}$, де x_i - один з аргументів відтворюваної функції. У цьому випадку іноді вдається на мультиплексорі без додаткових апаратних витрат реалізувати ФБА, число аргументів якої на одиницю більше числа його адресних входів.

Приклад 2 На мультиплексорі 4→1 реалізувати ФБА наступного вигляду:

$$F(X) = x_1 \bar{x}_0 + x_2 + \bar{x}_1 x_0$$

Розв'язання. Зробимо перетворення цієї функції:

$$F(X) = x_1 \bar{x}_0 + x_2 + \bar{x}_1 x_0 = (x_1 \bar{x}_0 + \bar{x}_1 x_0) + x_2 = F_1(x) + x_2$$

Практична реалізація даної ФБА наведена на рис.36.2

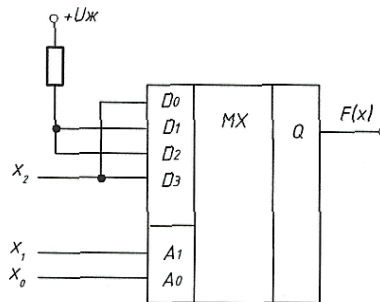


Рис 36.2. Реалізація ФБА трьох вхідних змінних

Потрібно зазначити, що дане технічне рішення не єдине. На настроювальні входи можна подавати довільні аргументи та функції. Значення настроювальної функції, котру потрібно подати на інформаційні входи, визначається *залишковою функцією*, тобто значеннями заданої ФБА на фіксованих значеннях аргументів, що подаються на інформаційні входи.

Приклад 3 Реалізувати ФБА із прикладу 2, використовуючи значення x_x та x_0 як сигнали, що подаються на адресні входи мультиплексора.

Розв'язання. Для цього випадку залишкова функція $F_{ост}$ має вигляд, наведений у табл. 36.2.

Практична реалізація вуюцно1 ФБА наведена на рис. 36.3.

Таблиця 36.2

x_1	x_0	$F_{зал.}$
0	0	x_1
0	1	$\bar{x}_1$
1	0	1
1	1	0

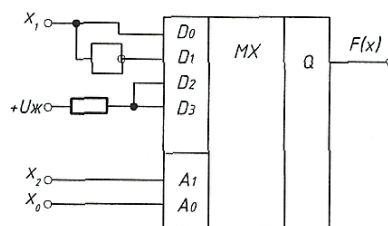


Рис. 36.3 Реалізація ФБА трьох вхідних змінних

Очевидно, що в даному випадку практична реалізація заданої ФБА вимагає введення допоміжного ЛЕ. Отже, коли число адресних входів мультиплексора на один менше числа незалежних змінних заданої ФБА, елемент не універсальний, а багатфункціональний. Використовуючи описаний метод, можна вибирати сигнал настройки із більш широкої множини, що включає в себе декілька аргументів. При цьому на мультиплексорі з двома адресними входами можна реалізувати ФБА чотирьох і більше змінних. Ефективність такого методу падає пропорційно збільшенню кількості змінних.

$$F(X) = x_2 \bar{x}_1 x_0 + x_3 x_1 \bar{x}_0 + x_3 x_0$$

$$F(X) = x_2 \bar{x}_1 x_0 + x_3 x_1 \bar{x}_0 + x_3 x_0$$

x_1	x_0	$F_{\text{звл.}}$
0	0	0
0	1	$x_2 + x_3$
1	0	x_3
1	1	x_3

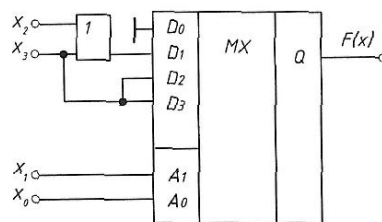


Рис. 36.4 Реалізація ФБА трьох вхідних змінних

Розглянемо загальне питання технічної реалізації системи ФБА, заданої у вигляді диз'юнктивної нормальної форми. Для цього розглянемо систему ФБА виду

[illegible]

Число добутоків у кожній функції обмежено величиною 2^n , причому в граничному випадку кожний добуток (терм) є відповідним конституентом одиниці. Для одержання значення функції над всіма термами, що входять у вираз (36.1), необхідно виконати операцію диз'юнкції, тобто логічного додавання. Відповідно до цього схема апаратної реалізації виразу (36.1) повинна містити послідовно включені вхідний буфер, блок формування термів, блок диз'юнкції й вихідний буфер (рис. 36.5).

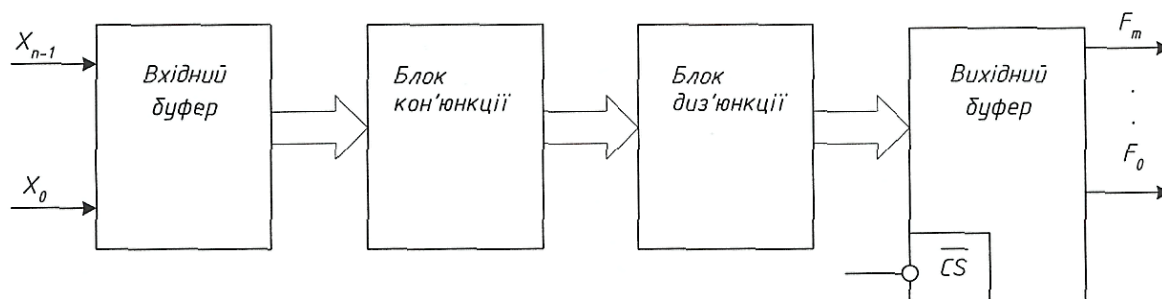


Рис. 36.5 Узагальнена структурна схема ПЛІС

У загальному випадку блок термів (кон'юнкцій) являє собою матрицю логічних елементів І, а блок диз'юнкції - матрицю логічних елементів АБО. Тому послідовне з'єднання таких матриць у загальному випадку дозволяє реалізувати ФБА довільного виду. Одержання конкретних ФБА припускає виконання конкретних з'єднань у матрицях елементів І і АБО.

Таким чином, міняючи з'єднання елементів у матрицях I і АБО, можна створювати певні властивості пристрою, що відповідає схемі, наведеної на рис.36.5. Практично можливих три варіанти настройки:

- постійна структура матриці I і програмована, змінювана структура матриці АБО; (I - const; АБО - var)
- змінювана структура матриці I і постійна структура матриці АБО; (I - var; АБО - const)
- змінювана структура як матриці I, так і матриці АБО. (I - var; АБО - var)

Кожному із цих варіантів віжпоідає свій тип ГИПС.

Технічною реалізацією першого типу настроювання ПЛІС є пристрої постійної пам'яті (ППП). Другий варіант настроювання ПЛІС реалізовано в ІС програмованої матричної логіки (ПМЛ) і третій - у програмованих логічних матрицях (ПЛМ).

36.4 ЗАСТОСУВАННЯ ППП В ЯКОСТІ ПЛІС

Пристрої пам'яті завдяки своїй простоті й, головне, регулярності структури, забезпечують високу технологічність при виготовленні й максимально доступну на сьогоднішній день ступінь інтеграції. Тому у виробництві ВІС і НВІС вони займають провідне місце, що є передумовою зниження їхньої вартості. Відповідно до цього розширюється й область застосування пристроїв пам'яті.

У структурі ППП легко можна виділити блоки, що відповідають узагальненій структурній схемі ПЛІС (рис. 36.5). Роль матриці I виконує дешифратор, що перетворює n вхідних сигналів x_i у 2^n у 2^n вихідних сигналів N . Така побудова матриці I припускає цілком визначену структуру матриці АБО, функції якої, по суті, вироджуються до рівня підключення до виходу сигналів або лог. 0, або лог. 1.

Така організація забезпечує ПП високу технологічність.

Визначимо наступні особливості використання ППП в якості ПЛІС:

- ППП реалізує ФБА, представлену у вигляді досконалої диз'юнктивної нормальної форми, тобто ФБА повинна бути представлена сумою конститuent одиниці, тому для технічної реалізації її мінімізація не потрібна;
- ППП дозволяє реалізувати тільки повністю визначені ФБА, тому потрібна однозначність "и значень для Всіх можливих комб!нац!й вх!дних зм!нних.

При реалізації будь-якої ФБА n змінних у ППП передбачаються однакові апаратні витрати, що відповідають максимально можливому числу змінних, тобто завжди існує можливість одержання Всіх N конститuent. Тому застосування ППП технічно й економічно виправдане тільки для реалізації складних ФБА, що не піддаються мінімізації.

Слід зазначити, що швидкодія пристрою, що використовують для реалізації заданих систем ФБА ППП, як правило, вище, ніж при реалізації на основі стандартних ЛЕ і дорівнює часу звертання вибраного типу ІС.

36.5 ПРОГРАМОВАНА МАТРИЧНА ЛОГІКА

Практика показує, що, як правило, ФБА, реалізація яких необхідна для вирішення тих або інших завдань, містить велике число зм!нних, але задана істотно меншим, чим 2^n числом конститuent одиниці. У цьому випадку застосування ППП як ПЛІС стає неефективним, що пояснюється їх великою апаратною надлишковістю. Дійсно, збільшення числа вхідних змінних на одиницю вимагає подвійного збільшення числа виходів дешифратора ППП, тобто істотно ускладнює ІС і підвищує її вартість. Цей недолік ППП призвів до створення принципово нового класу приладів - програмованої матричної логіки (ПМЛ), у якій збільшення числа входів матриці I не приводить до збільшення числа її виходів. Це досягається зменшенням максимального числа конститuent, що задають вихідну ФБА. Однак на практиці це в переважній більшості випадків цілком виправдано. Таким чином, ІС ПМЛ

при однаковій із ППП площі кристала дозволяє реалізувати ФБА значно більшого числа вхідних змінних.

Оскільки в ПМЛ з'являється обмеження на максимальне число кон'юнкцій, те такі ІС, крім розрядності вхідного слова n і числа вихідних функцій p , характеризуються ще одним параметром - максимальним числом кон'юнкцій (термів) у ФБА. Таким чином, одна ІС ПМЛ дозволяє з n вхідних змінних синтезувати не більш ніж l термів, які можна об'єднати для реалізації не більш ніж p вихідних функцій. Саме тому для реалізації ФБА з використанням ІС ПМЛ це необхідно мінімізувати.

Як зазначалося раніше, ПМЛ реалізує другий з розглянутих варіантів програмування ПЛІС. У цьому випадку настраюється матриця І при жорстко заданих зв'язках матриці АБО. Можливий варіант структурної схеми, що реалізує дане технічне рішення, наведений на рис. 36.6, де на перетині шин вхідних змінних x_i і шин вхідних виводів елементів І умовно показана наявність всіх перемичок (/). Програмування ІС виконується для усунення зайвих з погляду реалізованого алгоритму зв'язків мвж зазначеними шинами.

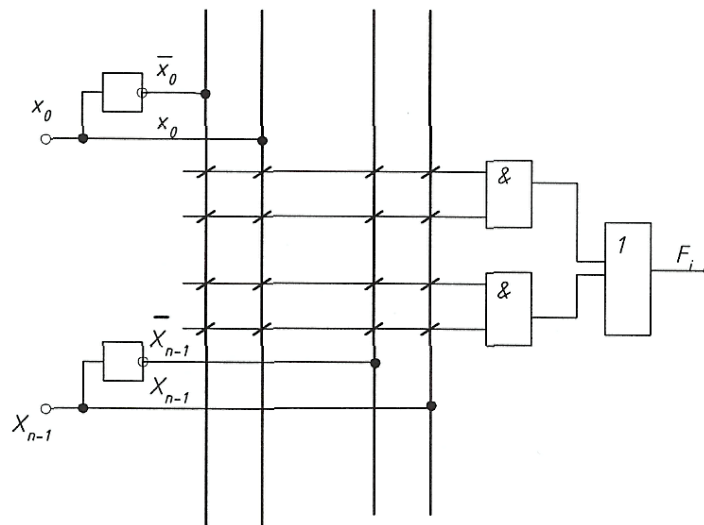


Рис.36.6 Структурна схема ПМЛ

36.6 ПРОГРАМОВАНІ ЛОГІЧНІ МАТРИЦІ

Програмовані ЛМ реалізують третій тип програмування ПЛІС і забезпечують можливість зміни зв'язків як у матриці І, так і в матриці АБО. При всій гнучкості такого рішення закордонні фахівці вважають, що даний тип ПЛІС досить складний для більшості споживачів з погляду їхнього програмування.

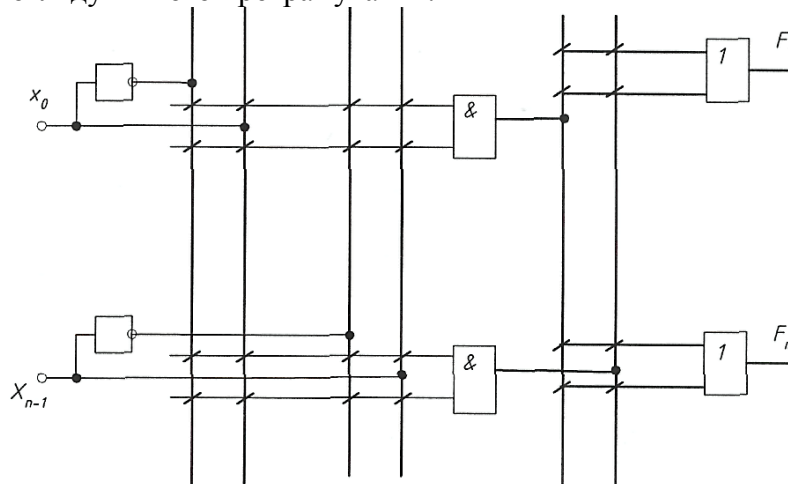


Рис. 36.7 Структурна схема ПМЛ

Крім цього наявність програмованого з'єднання, наприклад плавкої перемички, в обох матрицях призводить до збільшення розмірів, зменшення надійності й швидкодії в порівнянні із ПМЛ.

МОЖЛИВИЙ варіант структурної схеми, що реалізує розглянутий принцип побудови ПЛІС, наведений на рис. 36.7. На ньому також умовно показана наявність всіх перемичок у матрицях ІтаАБО.

Як ми вже відзначали, структури ПМЛ і ПЛМ фрагментарно повторюють структуру ППП.

Тому вторично технологія й фізичні принципи їхньої побудови повторюють шлях, пройдений ППП. Першими були створені ПЛМ і ПМЛ, виготовлені за бшоллярною технологією із програмуванням шляхом перепалювання плавких перемичок. Потім з'явилися ІС, виконані за КМОП - технологією із плавкими перемичками, далі ІС із ультрафіолетовим і електричним стиранням записаної інформації. Сьогодні ПЛМ і ПМЛ випускаються з використанням всіх існуючих технологій.

Розглянемо приклад конкретного виконання даного типу ІС на прикладі ПЛМ, що реалізує систему двох ФБА чотирьох змінних. Структурна схема такого пристрою наведена на рис.36.8, а. На цьому рисунку показані тільки необхідні для реалізації заданої системи ФБА перемички.

Визначимо, які ФБА будуть реалізовані на вихідних виводах схеми. Відразу слід зазначити, що в цьому випадку вихідні функції не можуть мати більше чотирьох різних термів, у той час як теоретично максимальне число термів для ФБА чотирьох змінних дорівнює 16.

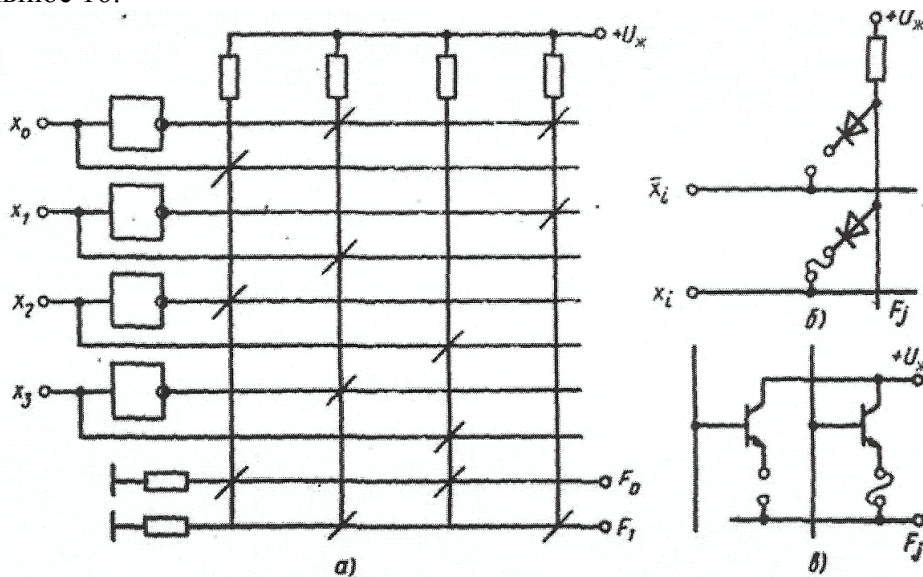


Рис.36.8 Реалізація системи двох ФБА чотирьох змінних на базі ПЛМ (а), з'єднання шин за допомогою діодів (б) і з'єднання шин за допомогою біполярних транзисторів (в)

Отже, сигнал на виході першого стовпця схеми не залежить від значення змінних x_1 і x_3 , тому що її шинами $\bar{x}_1$ і $\bar{x}_3$ його з'єднання відсутнє. Вихідна напруга на виході цього стовпця буде мати високий рівень тільки тоді, коли високий рівень напруги буде присутній на шинах x_0 і x_2 . При будь-яких інших комбінаціях вхідних напруг на шинах x_0 і x_2 вихідна напруга першого стовпця буде низькою.

Для другого стовпця схеми висока вихідна напруга буде відповідати випадку, коли на шинах x_0 , x_1 і x_3 присутня висока напруга. Висока напруга на третьому стовпці відповідає високій напрузі шин x_2 і x_3 , а висока напруга на четвертому стовпці - високим напругам шин x_0 і x_1 .

Розмірковуючи таким чином, можна сказати, що висока напруга на вихідних шини FQ буде тільки в тому випадку, коли висока напруга присутня або на першому, або на третьому стовпцях. Високою напруга на вихідних шини Fj буде при наявності високої напруги на другому й четвертому стовпцях.

Користуючись поняттями позитивної логіки для вихідних ФБА, можна записати, таку систему рівнянь:

$$F_0 = \bar{x}_2 x_0 + x_3 x_2$$

$$F_1 = \bar{x}_3 x_1 \bar{x}_0 + \bar{x}_1 \bar{x}_0$$

На рис.36.8 б,в у наведені можливі схемотехнічні варіанти реалізації з'єднань між шинами матриць I та АБО.

Існує кілька способів розширення функціональних можливостей ПЛІС.

Основними з них є:

- використання додаткових зовнішніх з'єднань вхідних і вихідних виводів, тобто введення ланцюгів зворотного зв'язку;
- введення в ІС ПЛІС додаткових елементів, наприклад, тригерів.

Для реалізації за допомогою ПЛМ і ПМЛ вихідні ФБА необхідно мінімізувати. У рамках диз'юнктивної нормальної форми будь-яка мінімізація в загальному випадку не є граничною.

У ряді випадків більш економічне представлення функції можна одержати, використовуючи дужки.

Практична реалізація форми запису з дужками припускає введення в ПЛМ або ПМЛ ланцюгів зворотного зв'язку.

36.7 БАЗОВІ МАТРИЧНІ КРИСТАЛИ

Розробка базових кристалів (БК)-це новий підхід до проектування спеціалізованих ВІС й НВІС. Цей тип ІС також призначений для заміни фрагмента схеми конкретних пристроїв, виконаних на основі ІС малого и середнього ступеня інтеграції. Їхня основна відмінність від ПЛМ і ПМЛ полягає в значно більших функціональних можливостях при розробці вузлів різного призначення. Пояснимо це. Структура ПЛІС типу ПЛМ і ПМЛ припускає створення пристроїв, що реалізують ті або інші ФБА, тобто реалізацію комбінаційної логіки. Використання БК дозволяє розробляти ВІС і НВІС обмеженої номенклатури для рішення якісно різних завдань цифрової обробки інформації.

Базовий кристал - це сукупність регулярно розташованих топологічних фрагментів (осередків), між якими залишені вільні зони для створення проміжних з'єднань. Такий підхід дозволяє на основі тих самих елементів розробляти схеми, що реалізують як якісно, так і кількісно різні функції. На сьогодні БК охоплює широкий клас схемотехнічних різновидів, до яких відносяться цифрові, аналогові и змішані варіанти.

Питання 36.1 За якими параметрами пристрої виконані на програмованих ІС кращі від пристроїв на спеціалізованих СБІС?	Вибір правильної відповіді: 1 - швидкодія 2 - споживання енергії 3 - багатофункціональність
Питання 36.2 При застосуванні мультиплексора як універсального ЛЕ які його входи використовуються в якості інформаційних?	Вибір правильної відповіді: 1 - адреси 2 - стробування 3 - інформації
Питання 36.3 Який пристрій в ППП виконує роль матриці!	Вибір правильної відповіді: 1 - шифратор 2 - дешифратор 3 - мультиплексор
Питання 36.4 До чого призводить збільшення на одиницю числа змішаних на вході ППП, що застосовується як ПЛІС?	Вибір правильної відповіді: 1 - збільшення вдвічі числа виходів дешифратора 2 - зрівнювання кількості входів і виходів дешифратора 3 - зменшення кількості входів дешифратора
Питання 36.5 Який пристрій доцільніше використовувати для великої кількості входних змішаних з метою мінімізації площі кристалу?	Вибір правильної відповіді: 1- ППП 2- ПМЛ
Питання 36.6 Який із наведених варіантів настройки ПЛІС не використовується для реалізації пристроїв?	Вибір правильної відповіді: 1 - постійна структура матриці І і програмована, змішувана структура матриці АБО; 2 - змішувана структура як матриці І, так і матриці АБО. 3 - постійна структура матриці І і постійна структура матриці АБО;.
Питання 36.7 Який тип настройки ПЛІС використовується при реалізації програмованої матричної логіки?	Вибір правильної відповіді: 1 - матриця „І“=const, „АБО“ змішується 2 - матриця „І“ змішується, „АБО“ =const 3 - змішуються структури матриці „І“ та матриці „АБО“
Питання 36.8 Який тип настройки ГОПС використовується при реалізації програмованої логіки матриці (ПЛМ)?	Вибір правильної відповіді: 1 - матриця „І“=const, „АБО“ змішується 2 - матриця „І“ змішується, „АБО“ =const 3 - змішуються структури матриці „І“ та матриці „АБО“
Питання 36.9 Що таке базовий кристал?	Вибір правильної відповіді: 1 - складовий блок ПМЛ 2 - сукупність регулярно розташованих топологічних фрагментів 3 - структурна одиниця ПЛІС