

## Лекція 6

### Нерезистивні ЦАП

План лекції

- 6.1. Широтноімпульсно-модульований ЦАП.
- 6.2. Ітераційно-інтегруючий ЦАП.
- 6.4. Конденсаторні ЦАП.
- 6.5. Конденсаторний ЦАП з ОП.
- 6.6. Конденсаторний ЦАП послідовного типу.

#### 6.1. Широтноімпульсно-модульований ЦАП

Для побудови цього ЦАП використовується широтно-імпульсна модуляція (ШІМ), іноді частотно-імпульсна модуляція (ЧІМ).

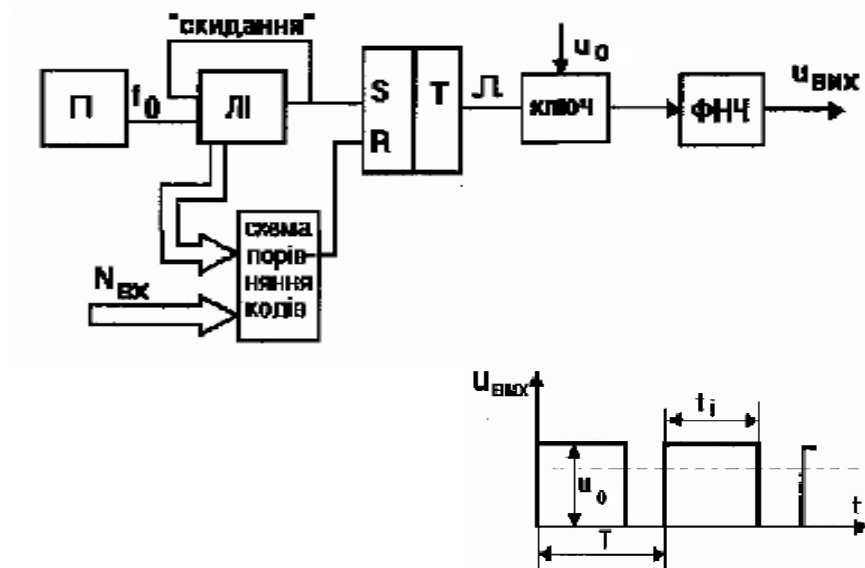


Рис. 6.1. ЦАП за методом ШІМ

Вхідний код  $N_{вх}$  через схему порівняння і лічильник імпульсів ЛІ формує довжину імпульса  $t_i$ .

На час  $t_i$  відкривається ключ і опорна напруга  $u_{оп}$  надходить на фільтр нижніх частот ФНЧ. Після усереднення на виході схеми формується стала напруга, при цьому:

$$u_{вих} = u_o \cdot \frac{t_i}{T},$$

Схема характеризується відносною простотою, легкістю реалізації. Вона має велику точність (0,01-0,001)%. Для зменшення впливу фронтів імпульсів необхідно період імпульсів вибирати якомога більшим, це призводить до збільшення сталої часу ФНЧ і як наслідок - швидкодія зменшується, час встановлення зростає.

Для зменшення часу встановлення та для зменшення пульсацій застосовують два підходи:

1. Включають багатоланковий ФНЧ;
2. Застосовують багатозазну схему ЦАП, при цьому забезпечують перекриття

вихідних імпульсів каналів так, щоб зменшити рівень пульсацій і збільшити постійну складову вихідної напруги.

Розглянута схема ЦАП застосовується в метрології в високоточних калібраторах постійної напруги.

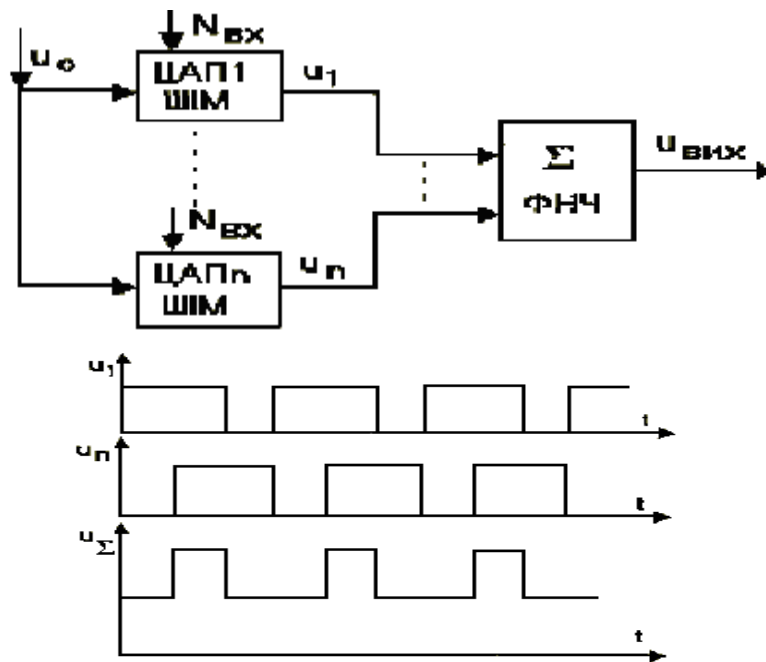


Рис. 6.2. Багатофазний ЦАП.

## 6.2. Ітераційно-інтегруючий ЦАП

На рис. 6.4 представлена схема ще одного інтегруючого ЦАП.

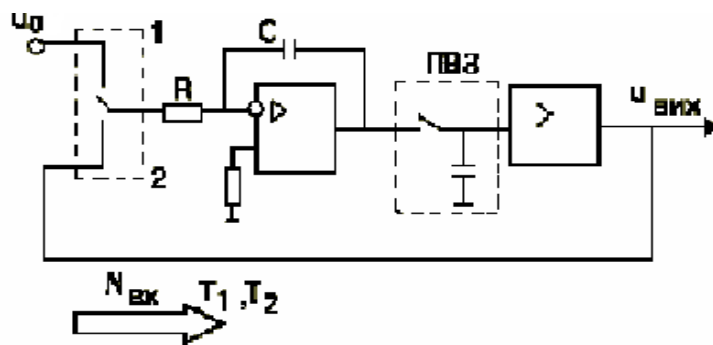


Рис. 6.4 Ітераційно-інтегруючий ЦАП.

Вхідний код в цифровій частині перетворюється в інтервал часу  $T_1$  (частина періоду  $T=T_1+T_2$ ). Відповідно до цього перемикач схеми під'єднує інтегратор до  $u_{on}$  на час  $T_1$ , потім до  $u_{вих}$  на час  $T_2$ . Після врівноваження зарядів можна записати:

$$\frac{u_o \cdot T_1}{R \cdot C} = \frac{u_{вих} \cdot T_2}{R \cdot C}.$$

Тоді:

$$u_{вих} = u_o \cdot \frac{T_1}{T_2} = u_o \cdot \frac{N_1}{N_2},$$

де  $T_1 = \frac{N_1}{f_0}, T_2 = \frac{N_2}{f_0}$ ,  $f_0$  - частота генератора цифрової частини ЦАП.

Переваги:

- вихідна напруга  $U_{вих}$  може бути як більшою, так і меншою від  $U_{он}$ ;
- висока точність.

Похибки:

1. Нестабільність  $U_{он}$ ;
2. Неідентичність зміни параметрів ключів у станах 1 та 2;
3. Дрейф „нуля” інтегратора.

Недоліком таких ЦАП є те, що час встановлення великий - частини секунди.

#### 6.4. Конденсаторні ЦАП

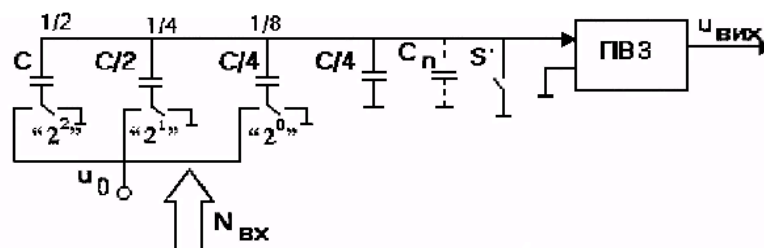


Рис.6.5. ЦАП як ємнісний подільник напруги.

Принцип дії:

Фаза 1. Усі конденсатори підключені до спільної шини.

$S$  - замкнено;  $u_{вих} = 0$ , всі конденсатори розряджені.

Фаза 2. Під дією вхідного коду деякі ключі переходять у одиничний стан, тобто деякі конденсатори підключаються до  $u_0$  і заряджаються.

$S'$  - роз'єднано. Утворюється ємнісний подільник, що реалізує двійковий код для напруги.

Недоліки:

- вплив паразитної ємності  $C_п$  верхніх пластин конденсаторів відносно спільної шини (конденсатори не повністю від'єднуються від землі при переключенні), що призводить до нелінійності функції перетворення та обмеження числа розрядів. Для зменшення впливу необхідно  $C_п$  вибрати меншим за  $0,5 \text{ OMP}$ , у нашому випадку  $C_п < C/8$ ;
- відхилення фактичної ємності конденсаторів від номінального значення (дуже важливо для старшого розряду) також викликає додаткову похибку.

## 6.5. Конденсаторний ЦАП з ОП

Більш досконала схема використовує ОП:

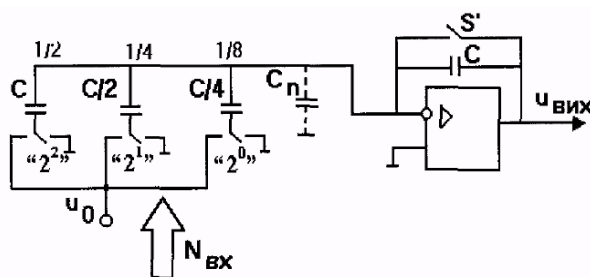


Рис. 6.6. Конденсаторний ЦАП з ОП.

Для зменшення впливу  $C_p$  тут використовується ефект "віртуальної землі".

Принцип дії:

Усі ключі підключені до спільної шини;  $S'$  - замкнено.

Під дією коду частина ключів переходить у одиничний стан ( $S'$  - розімкнуто) і на виході утворюється напруга у відповідності з виразом для  $i$ -го розряду:

$$u_{вихi} = -u_0 \cdot \frac{C_i}{C} + u_{зОП}$$

## 6.6. Конденсаторний ЦАП послідовного типу

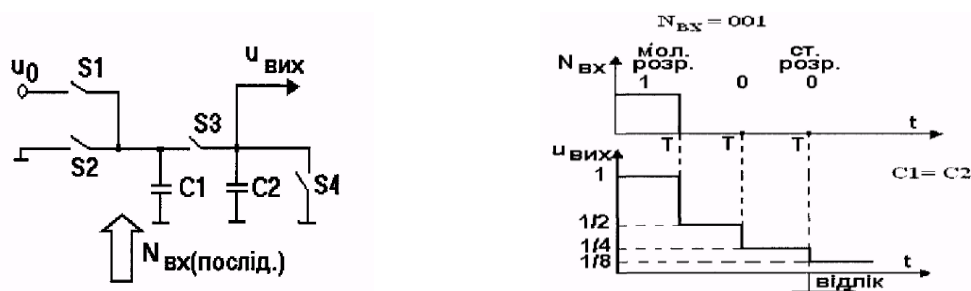


Рис. 6.7. Найпростіший конденсаторний ЦАП/

Початковий стан:  $S_2, S_4$  - замкнуті.

Розглянемо як перетворюється послідовний двійковий код в постійну напругу: якщо приходить логічний рівень молодшого розряду рівний 1, тоді  $S_1$  - замикається,  $S_2$  - розмикається,  $S_3$  - розімкнений,  $S_4$  - замкнений, як наслідок –  $C_1$  - заряджається до  $u_0$ , потім усі ключі розмикаються,  $S_3$  - замикається, напруга на усіх конденсаторах дорівнює  $u_0/2$ . При надходженні наступного біту  $S_3$  - розмикається,  $S_4$  - завжди розімкнений.

Якщо надходить біт, що дорівнює 0,  $S_2$  - замикається,  $S_1$  - розімкнений, конденсатор  $C_1$  - розряджається повністю. Знову всі ключі розімкнуті,  $S_3$  - замкнений. Напруга дорівнює  $u_0/4$  і т.д. до закінчення кодової комбінації.

Старший розряд приходить останнім і його заряд послаблюється менш за всіх, тобто двійковий послідовний код перетворюється у вихідну напругу. Переваги:

- не потрібно застосовувати матрицю конденсаторів - потрібно усього 2 конденсатори;

- конфігурація схеми не залежить від числа розрядів двійкового коду;
- приріст напруги на виході дуже стабільний - залежить лише від C1 та C2.